

特性

SPI 接口具备错误检测功能

包括 CRC、无效读取/写入地址和 SCLK 计数错误检测

支持突发和菊花链模式

兼容业界标准 SPI 模式 0 和模式 3 接口

保证先开后合式开关动作，允许开关外部接线以实现多路复用器配置

模拟信号范围：V_{SS} 至 V_{DD}

额定电源电压：±15 V、±20 V、+12 V 和 +36 V

9 V 至 40 V 单电源供电 (V_{DD})

±9 V 至 ±22 V 双电源供电 (V_{DD}/V_{SS})

8 kV HBM ESD 额定值

低导通电阻

1.8 V 逻辑兼容性，2.7 V ≤ V_L ≤ 3.3 V

应用

继电器替代方案

自动测试设备

数据采集

仪器仪表

航空电子

音频和视频开关

通信系统

概述

ADGS5414 内置八个独立的单刀单掷 (SPST) 开关。控制开关进行通道切换的 SPI 接口具有强大的错误检测功能，包括循环冗余校验 (CRC) 错误检测、无效读取/写入地址错误检测和 SCLK 计数错误检测。

可通过菊花链将多个 ADGS5414 器件连接在一起。这样可以极少的数字走线实现多个器件的配置。ADGS5414 还可在突发模式下工作，从而减少 SPI 命令之间的时间。

接通时，各开关在两个方向的导电性能相同，输入信号范围可扩展至电源电压范围。在断开条件下，达到电源电压的信号电平被阻止。

导通电阻曲线在整个模拟输入范围都很平坦，可确保开关音频信号时拥有出色的线性度和低失真性能。

ADGS5414 为先开后合式开关，采用外部接线可构成多路复用器的应用。

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

功能框图

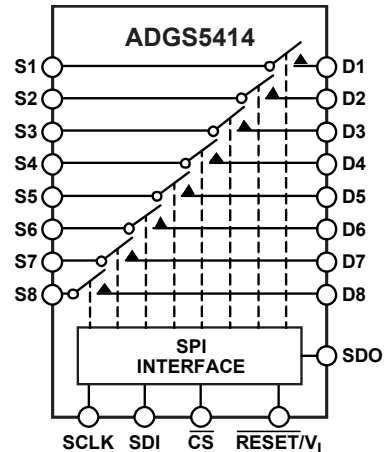


图1.

产品聚焦

1. SPI 接口无需并行转换和逻辑连线，而且还可减少通用输入输出 (GPIO) 通道数。
2. 使用多个器件时，菊花链模式无需额外的逻辑连线。
3. CRC 错误检测、无效读取/写入地址错误检测和 SCLK 计数错误检测可确保数字接口稳定可靠地工作。
4. CRC 和错误检测能力使 ADGS5414 可用于安全关键型系统应用。
5. 先开后合式开关动作，允许开关外部接线以实现多路复用器配置。
6. 沟槽隔离模拟开关技术可防止闩锁。电介质沟槽将正通道与负通道晶体管分开，保证即使在严重过压状况下，也不会发生闩锁现象。

目录

特性.....	1	错误检测功能.....	22
应用.....	1	错误标志寄存器清零.....	23
功能框图.....	1	突发模式.....	23
概述.....	1	软件复位.....	23
产品聚焦.....	1	菊花链模式.....	23
修订历史.....	1	上电复位.....	24
技术规格.....	3	先开后合式开关.....	25
±15 V 双电源.....	3	沟槽隔离.....	25
±20 V 双电源.....	5	应用信息.....	26
12 V 单电源.....	7	供电轨.....	26
36 V 单电源.....	9	电源建议.....	26
每通道连续电流, Sx 或 Dx 引脚.....	11	寄存器汇总.....	27
时序特性.....	11	寄存器详解.....	28
绝对最大额定值.....	13	开关数据寄存器.....	28
热阻.....	13	错误配置寄存器.....	28
ESD 警告.....	13	错误标志寄存器.....	29
引脚配置和功能描述.....	14	突发使能寄存器.....	29
典型性能参数.....	15	软件复位寄存器.....	29
测试电路.....	19	外形尺寸.....	30
术语.....	21	订购指南.....	30
工作原理.....	22		
寻址模式.....	22		

修订历史

2017 年 10 月—修订版 0: 初始版

技术规格

±15 V 双电源

除非另有说明, 数字逻辑电压 (V_{DD}) = +15 V ± 10%, 负电源电压 (V_{SS}) = -15 V ± 10%, 正电源电压 (V_L) = 2.7 V 至 5.5 V, GND = 0 V。

表 1.

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V	
导通电阻, R_{ON}	13.5			Ω (典型值)	源电压 (V_S) = ±10 V, I_S = -10 mA; 参见图 29
	15	18	22	Ω (最大值)	V_{DD} = +13.5 V, V_{SS} = -13.5 V
通道间导通电阻匹配, ΔR_{ON}	0.3			Ω (典型值)	V_S = ±10 V, 拉电流 (I_S) = -10 mA
	0.8	1.3	1.4	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	1.8			Ω (典型值)	V_S = ±10 V, I_S = -10 mA
	2.2	2.6	3	Ω (最大值)	
漏电流					
源极关断漏电流, I_S (Off)	±0.1			nA (典型值)	V_{DD} = +16.5 V, V_{SS} = -16.5 V
	±0.25	±1	±7	nA (最大值)	V_S = ±10 V, V_D = ±10 V; 参见图 32
漏极关断漏电流, I_D (Off)	±0.1			nA (典型值)	V_S = ±10 V, V_D = ±10 V; 参见图 32
	±0.25	±1	±7	nA (最大值)	
通道导通漏电流, I_D (On), I_S (On)	±0.15			nA (典型值)	V_S = V_D = ±10 V; 参见图 28
	±0.4	±2	±14	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	灌电流 (I_{SINK}) = 5 mA
			0.2	V (最大值)	I_{SINK} = 1 mA
输出电流, 低 (I_{OL}) 或高 (I_{OH})	0.001			μA (典型值)	输出电压 (V_{OUT}) = 地电压 (V_{GND}) 或 V_L
			±0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	3.3 V < V_L ≤ 5.5 V
			1.35	V (最小值)	2.7 V ≤ V_L ≤ 3.3 V
低电平, V_{INL}			0.8	V (最大值)	3.3 V < V_L ≤ 5.5 V
			0.8	V (最大值)	2.7 V ≤ V_L ≤ 3.3 V
输入电流, 低 (I_{INL}) 或高 (I_{INH})	0.001			μA (典型值)	V_{IN} = V_{GND} 或 V_L
			±0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
t_{ON}	410			ns (典型值)	负载电阻 (R_L) = 300 Ω, 负载电容 (C_L) = 35 pF
	420	515	515	ns (最大值)	V_S = 10 V; 参见图 37
t_{OFF}	135			ns (典型值)	R_L = 300 Ω, C_L = 35 pF
	140	185	195	ns (最大值)	V_S = 10 V; 参见图 37
先开后合时间延迟, t_D	260			ns (典型值)	R_L = 300 Ω, C_L = 35 pF
	250		210	ns (最小值)	V_{S1} = V_{S2} = 10 V; 参见图 36
电荷注入, Q_{INJ}	125			pC (典型值)	V_S = 0 V, R_S = 0 Ω, C_L = 1 nF; 参见图 38

参数	+25°C	-40°C 至 +85°C	-40°C 至 +125°C	单位	测试条件/注释
关断隔离	-60			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, 频率 (f) = 1 MHz; 参见图 32
通道间串扰	-75			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, f = 1 MHz; 参见图 30
总谐波失真+噪声 (THD + N)	0.01			% (典型值)	$R_L = 1\ \text{k}\Omega$, 15 V p-p, f = 20 Hz 至 20 kHz; 参见图 33
-3 dB 带宽	200			MHz (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$; 参见图 34
插入损耗	-0.9			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, f = 1 MHz; 参见图 34
源极电容 (C_S) (Off)	11			pF (典型值)	$V_S = 0\ \text{V}$, f = 1 MHz
漏极电容 (C_D) (Off)	11			pF (典型值)	$V_S = 0\ \text{V}$, f = 1 MHz
C_D (On)、 C_S (On)	30			pF (典型值)	$V_S = 0\ \text{V}$, f = 1 MHz
电源要求					$V_{DD} = +16.5\ \text{V}$, $V_{SS} = -16.5\ \text{V}$
正电源电流 (I_{DD})	45			μA (典型值)	所有开关断开
			70	μA (最大值)	所有开关断开
I_L	45			μA (典型值)	所有开关闭合, $V_L = 5.5\ \text{V}$
			70	μA (最大值)	所有开关闭合, $V_L = 5.5\ \text{V}$
			310	μA (典型值)	所有开关闭合, $V_L = 2.7\ \text{V}$
			430	μA (最大值)	所有开关闭合, $V_L = 2.7\ \text{V}$
无效	6.3			μA (典型值)	数字输入 = 0V 或 V_L
			8.0	μA (最大值)	
SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}}$ 且 SDI = 0V 或 V_L , $V_L = 5\ \text{V}$
			7	μA (典型值)	$\overline{\text{CS}}$ 且 SDI = 0V 或 V_L , $V_L = 3\ \text{V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 SDI = 0V 或 V_L , $V_L = 5\ \text{V}$
			210	μA (典型值)	$\overline{\text{CS}} = V_L$ 且 SDI = 0V 或 V_L , $V_L = 3\ \text{V}$
SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且 SCLK = 0V 或 V_L , $V_L = 5\ \text{V}$
			7.5	μA (典型值)	$\overline{\text{CS}}$ 且 SCLK = 0V 或 V_L , $V_L = 3\ \text{V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且 SCLK = 0V 或 V_L , $V_L = 5\ \text{V}$
			120	μA (典型值)	$\overline{\text{CS}}$ 且 SCLK = 0V 或 V_L , $V_L = 3\ \text{V}$
有效 (50 MHz 时)	1.8			mA (典型值)	数字输入在 0V 和 V_L 之间切换, $V_L = 5.5\ \text{V}$
			2	2.1	mA (最大值)
负电源电流 (I_{SS})	0.7			mA (典型值)	数字输入在 0V 和 V_L 之间切换, $V_L = 2.7\ \text{V}$
			1.0	mA (最大值)	
双电源供电 (V_{DD}/V_{SS})	0.05			μA (典型值)	数字输入 = 0V 或 V_L
			1.0	μA (最大值)	
双电源供电 (V_{DD}/V_{SS})				V (最小值)	GND = 0V
			± 22	V (最大值)	GND = 0V

±20 V 双电源

除非另有说明, $V_{DD} = +20\text{ V} \pm 10\%$, $V_{SS} = -20\text{ V} \pm 10\%$, $V_L = 2.7\text{ V}$ 至 5.5 V , $GND = 0\text{ V}$ 。

表 2.

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V	
导通电阻, R_{ON}	12.5			Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$; 参见图 29
通道间导通电阻匹配, ΔR_{ON}	14	17	21	Ω (最大值)	$V_{DD} = +18\text{ V}$, $V_{SS} = -18\text{ V}$
	0.3			Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$
	0.8	1.3	1.4	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	2.3			Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -10\text{ mA}$
	2.7	3.1	3.5	Ω (最大值)	
漏电流					$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$
源极关断漏电流, $I_S(\text{Off})$	± 0.1			nA (典型值)	$V_S = \pm 15\text{ V}$, $V_D = \pm 15\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
漏极关断漏电流, $I_D(\text{Off})$	± 0.1			nA (典型值)	$V_S = \pm 15\text{ V}$, $V_D = \pm 15\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
通道导通漏电流, $I_D(\text{On})$, $I_S(\text{On})$	± 0.15			nA (典型值)	$V_S = V_D = \pm 15\text{ V}$; 参见图 28
	± 0.4	± 2	± 14	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
输出电流, I_{OL} 或 I_{OH}	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L < 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} < V_L < 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L < 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} < V_L < 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
t_{ON}	410			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	418	485	495	ns (最大值)	$V_S = 10\text{ V}$; 参见图 37
t_{OFF}	135			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	144	185	195	ns (最大值)	$V_S = 10\text{ V}$; 参见图 37
先开后合时间延迟, t_D	255			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	245		205	ns (最小值)	$V_{S1} = V_{S2} = 10\text{ V}$; 参见图 36
电荷注入, Q_{INJ}	160			pC (典型值)	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 38
关断隔离	-60			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 34
通道间串扰	-75			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 30
总谐波失真+噪声	0.012			% (典型值)	$R_L = 1\text{ k}\Omega$, 20 V p-p , $f = 20\text{ Hz}$ 至 20 kHz ; 参见图 33

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
-3 dB 带宽	200			MHz (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$; 参见图 34
插入损耗	-0.8			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; 参见图 34
C_S (Off)	11			pF (典型值)	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)	11			pF (典型值)	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
C_D (On)、 C_S (On)	30			pF (典型值)	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
电源要求					$V_{DD} = +22 \text{ V}$, $V_{SS} = -22 \text{ V}$
I_{DD}	50		110	μA (典型值)	所有开关断开
				μA (最大值)	所有开关断开
I_L	50		110	μA (典型值)	所有开关闭合, $V_L = 5.5 \text{ V}$
				μA (最大值)	所有开关闭合, $V_L = 5.5 \text{ V}$
			320	μA (典型值)	所有开关闭合, $V_L = 2.7 \text{ V}$
				μA (最大值)	所有开关闭合, $V_L = 2.7 \text{ V}$
无效	6.3		8.0	μA (典型值)	数字输入 = 0V 或 V_L
				μA (最大值)	
SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
			7	μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
			210	μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
			7.5	μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
			120	μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
有效 (50 MHz 时)	1.8	2	2.1	mA (典型值)	数字输入在 0V 和 V_L 之间切换, $V_L = 5.5 \text{ V}$
				mA (最大值)	
I_{SS}	0.05		1.0	mA (典型值)	数字输入 = 0V 或 V_L
				mA (最大值)	
			1.0	μA (最大值)	
双电源供电 (V_{DD}/V_{SS})			± 9	V (最小值)	GND = 0V
			± 22	V (最大值)	GND = 0V

12 V 单电源

除非另有说明, $V_{DD} = 12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 5.5 V , $GND = 0\text{ V}$ 。

表 3.

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V 至 V_{DD}	V	
导通电阻, R_{ON}	26			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$; 参见图 29
	30	36	42	Ω (最大值)	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.3			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	1	1.5	1.6	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	5.5			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	6.5	8	12	Ω (最大值)	
漏电流					$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流, $I_S(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
漏极关断漏电流, $I_D(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
通道导通漏电流, $I_D(\text{On})$, $I_S(\text{On})$	± 0.15			nA (典型值)	$V_S = V_D = 1\text{ V}/10\text{ V}$; 参见图 28
	± 0.4	± 2	± 14	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
输出电流, I_{OL} 或 I_{OH}	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
t_{ON}	450			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	455	555	575	ns (最大值)	$V_S = 8\text{ V}$; 参见图 37
t_{OFF}	135			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	141	195	205	ns (最大值)	$V_S = 8\text{ V}$; 参见图 37
先开后合时间延迟, t_D	285			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	275		225	ns (最小值)	$V_{S1} = V_{S2} = 8\text{ V}$; 参见图 36
电荷注入, Q_{INJ}	55			pC (典型值)	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 38
关断隔离	-60			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 31
通道间串扰	-75			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 30

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释	
THD+N	0.1			% (典型值)	$R_L = 1\text{ k}\Omega$, 6 V p-p, $f = 20\text{ Hz}$ 至 20 kHz; 参见图 33	
-3 dB 带宽	220			MHz (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图 34	
插入损耗	-1.55			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 34	
C_S (Off)	12			pF (典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$	
C_D (Off)	12			pF (典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$	
C_D (On)、 C_S (On)	30			pF (典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$	
电源要求					$V_{DD} = 13.2\text{ V}$	
I_{DD}	40			μA (典型值)	所有开关断开	
			65	μA (最大值)	所有开关断开	
	40			μA (典型值)	所有开关闭合, $V_L = 5.5\text{ V}$	
			65	μA (最大值)	所有开关闭合, $V_L = 5.5\text{ V}$	
I_L	300			μA (典型值)	所有开关闭合, $V_L = 2.7\text{ V}$	
			420	μA (最大值)	所有开关闭合, $V_L = 2.7\text{ V}$	
	无效	6.3			μA (典型值)	数字输入 = 0V 或 V_L
				8.0	μA (最大值)	
SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$	
	7			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$	
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$	
	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$	
SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$	
	7.5			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$	
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$	
	120			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$	
有效 (50 MHz 时)	1.8			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 5.5\text{ V}$	
		2		mA (最大值)		
	0.7		2.1	mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 2.7\text{ V}$	
单电源供电 (V_{DD})			1.0	mA (最大值)		
			9	V (最小值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$	
			40	V (最大值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$	

36 V 单电源

除非另有说明, $V_{DD} = 36\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 5.5 V , $GND = 0\text{ V}$ 。

表 4.

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V 至 V_{DD}	V	
导通电阻, R_{ON}	14.5			Ω (典型值)	$V_S = 0\text{ V}$ 至 30 V , $I_S = -10\text{ mA}$, 参见图 29
	16	19	23	Ω (最大值)	$V_{DD} = 32.4\text{ V}$, $V_{SS} = 0\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.3			Ω (典型值)	$V_S = 0\text{ V}$ 至 30 V , $I_S = -10\text{ mA}$
	0.8	1.3	1.4	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	3.5			Ω (典型值)	$V_S = 0\text{ V}$ 至 30 V , $I_S = -10\text{ mA}$
	4.3	5.5	6.5	Ω (最大值)	
漏电流					$V_{DD} = 39.6\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流, $I_S(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/30\text{ V}$, $V_D = 30\text{ V}/1\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
漏极关断漏电流, $I_D(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/30\text{ V}$, $V_D = 30\text{ V}/1\text{ V}$; 参见图 32
	± 0.25	± 1	± 7	nA (最大值)	
通道导通漏电流, $I_D(\text{On})$, $I_S(\text{On})$	± 0.15			nA (典型值)	$V_S = V_D = 1\text{ V}/30\text{ V}$; 参见图 28
	± 0.4	± 2	± 14	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
输出电流, I_{OL} 或 I_{OH}	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
t_{ON}	425			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	435	515	515	ns (最大值)	$V_S = 18\text{ V}$; 参见图 37
t_{OFF}	145			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	151	195	195	ns (最大值)	$V_S = 18\text{ V}$; 参见图 37
先开后合时间延迟, t_D	260			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	245		205	ns (最小值)	$V_{S1} = V_{S2} = 18\text{ V}$; 参见图 36
电荷注入, Q_{INJ}	145			pC (典型值)	$V_S = 18\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 38
关断隔离	-60			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 31
通道间串扰	-75			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 图 30

参数	+25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
THD+N	0.04			% (典型值)	$R_L = 1\text{ k}\Omega$, 18 V p-p , $f = 20\text{ Hz}$ 至 20 kHz ; 参见图 33
-3 dB 带宽	200			MHz (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图 34
插入损耗	-0.85			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 34
C_S (Off)	11			pF (典型值)	$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	11			pF (典型值)	$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
C_D (On)、 C_S (On)	26			pF (典型值)	$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
电源要求					$V_{DD} = 39.6\text{ V}$
I_{DD}	80			μA (典型值)	所有开关断开
			130	μA (最大值)	所有开关断开
	80			μA (典型值)	所有开关闭合, $V_L = 5.5\text{ V}$
			130	μA (最大值)	所有开关闭合, $V_L = 5.5\text{ V}$
I_L	330			μA (典型值)	所有开关闭合, $V_L = 2.7\text{ V}$
			490	μA (最大值)	所有开关闭合, $V_L = 2.7\text{ V}$
	无效	6.3		μA (典型值)	数字输入 = 0 V 或 V_L
			8.0	μA (最大值)	
SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$
	7			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$
	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$
	7.5			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 5\text{ V}$
	120			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
有效 (50 MHz 时)	1.8			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 5.5\text{ V}$
		2	2.1	mA (最大值)	
	0.7			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 2.7\text{ V}$
单电源供电 (V_{DD})			1.0	mA (最大值)	
			9	V (最小值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$
			40	V (最大值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$

每通道连续电流，Sx 或 Dx 引脚

表 5. 八个通道开启

参数	25°C	85°C	125°C	单位
连续电流，Sx 或 Dx 引脚				
$V_{DD} = +15\text{ V}$, $V_{SS} = -15\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	82	61	38	mA (最大值)
$V_{DD} = +20\text{ V}$, $V_{SS} = -20\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	86	63	41	mA (最大值)
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	63	47	29	mA (最大值)
$V_{DD} = 36\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	85	62	40	mA (最大值)

表 6. 一个通道开启

参数	25°C	85°C	125°C	单位
连续电流，Sx 或 Dx 引脚				
$V_{DD} = +15\text{ V}$, $V_{SS} = -15\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	199	124	75	mA (最大值)
$V_{DD} = +20\text{ V}$, $V_{SS} = -20\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	210	129	77	mA (最大值)
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	157	104	68	mA (最大值)
$V_{DD} = 36\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 50^\circ\text{C/W}$)	206	127	76	mA (最大值)

时序规格

$V_L = 2.7\text{ V}$ 至 5.5 V ； $GND = 0\text{ V}$ ；所有规格均相对于 T_{MIN} 至 T_{MAX} ，除非另有说明。

表 7.

参数	限值	单位	测试条件/注释
时序特性			
t_1	20	ns (最小值)	SCLK 周期
t_2	8	ns (最小值)	SCLK 高电平脉宽
t_3	8	ns (最小值)	SCLK 低电平脉宽
t_4	10	ns (最小值)	\overline{CS} 下降沿到SCLK有效沿
t_5	6	ns (最小值)	数据建立时间
t_6	8	ns (最小值)	数据保持时间
t_7	10	ns (最小值)	SCLK有效沿到 \overline{CS} 上升沿
t_8	20	ns (最大值)	\overline{CS} 下降沿到SDO数据可用
t_9^1	20	ns (最大值)	SCLK 下降沿到 SDO 数据可用
t_{10}	20	ns (最大值)	\overline{CS} 上升沿到SDO返回高阻抗状态
t_{11}	20	ns (最小值)	SPI命令间的 \overline{CS} 高电平时间
t_{12}	8	ns (最小值)	\overline{CS} 下降沿到SCLK变稳定
t_{13}	8	ns (最小值)	\overline{CS} 上升沿到SCLK变稳定

¹ 在 $1\text{ k}\Omega$ 上拉电阻接 V_L 且有 20 pF 负载的条件下测得。 t_9 确定使用 SDO 时的最大 SCLK 频率。

时序图

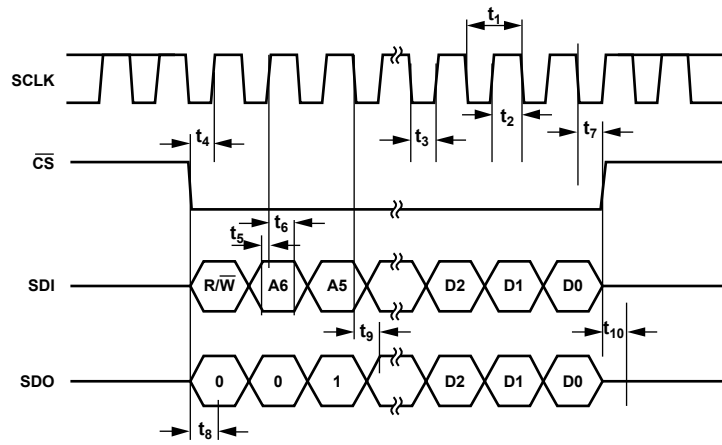


图2. 可寻址模式时序图

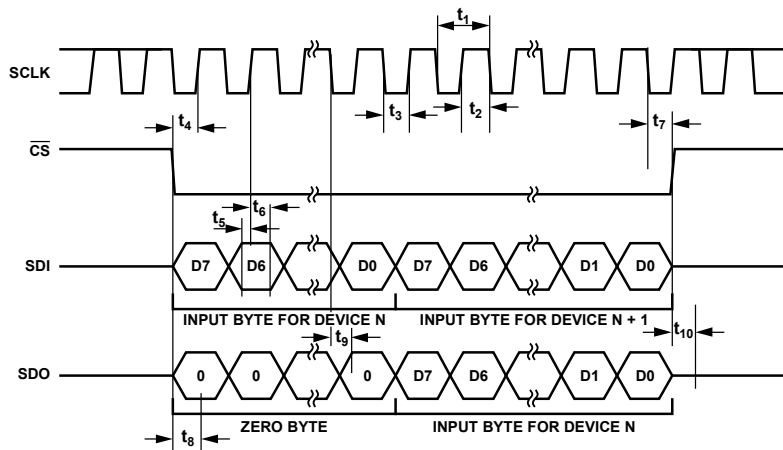


图3. 菊花链时序图

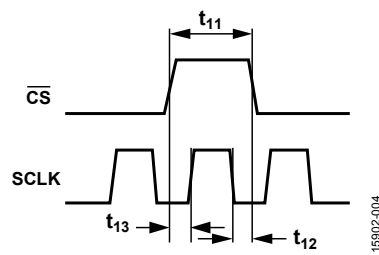


图4. SCLK/CS时序图

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表 8.

参数	额定值
V_{DD} 至 V_{SS}	48V
V_{DD} 至 GND	-0.3V 至 +48V
V_{SS} 至 GND	+0.3V 至 -48V
V_L 至 GND	-0.3V 至 +5.75V
模拟输入 ¹	$V_{SS} - 0.3V$ 至 $V_{DD} + 0.3V$ 或 30 mA，以最先出现者为准
数字输入 ¹	-0.3V 至 +5.75V
峰值电流，Sx 或 Dx 引脚	422 mA (1 ms 脉冲, 最大 10% 占空比)
连续电流，Sx 或 Dx 引脚 ²	数据 (参见表 5 和表 6) + 15%
工作温度范围	-40°C 至 +125°C
存储温度范围	-65°C 至 +150°C
结温	150°C
回流焊峰值温度，无铅	260 (+0 或 -5) °C
人体模型 (HBM) 静电放电 (ESD)	8 kV

¹ Sx 和 Dx 引脚上的过压由内部二极管箝位。电流以给出的最大额定值为限。

² 参见表 5 和表 6。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最大值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

任何时候只能使用一个绝对最大额定值。

热阻

热性能与印刷电路板 (PCB) 设计和工作环境直接相关。必须慎重对待 PCB 散热设计。

θ_{JA} 是自然对流下的结至环境热阻，在 1 立方英尺的密封外罩中测量。 θ_{JC} 是结至外壳热阻。

表 9. 热阻

封装类型	θ_{JA}	θ_{JC}^2	单位
CP-24-17 ¹	50	3.28	°C/W

¹ 热阻仿真值基于 JEDEC 2S2P 热测试板。参见 JEDEC JESD51。

² θ_{JC} 是结至外壳底部值。

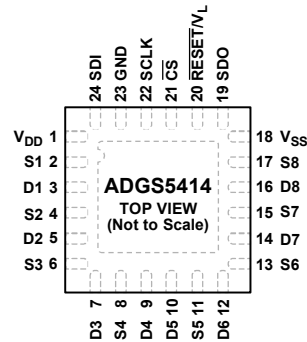
ESD 警告



ESD (静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
 1. EXPOSED PAD. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE EXPOSED PAD BE SOLDERED TO THE SUBSTRATE, V_{SS} .

15902-005

图 5. 引脚配置

表 8. 引脚功能描述

引脚编号	引脚名称	描述
1	V_{DD}	最高正电源电位。
2	S1	源极引脚 1。该引脚可以是输入或输出。
3	D1	漏极引脚 1。该引脚可以是输入或输出。
4	S2	源极引脚 2。该引脚可以是输入或输出。
5	D2	漏极引脚 2。该引脚可以是输入或输出。
6	S3	源极引脚 3。该引脚可以是输入或输出。
7	D3	漏极引脚 3。该引脚可以是输入或输出。
8	S4	源极引脚 4。该引脚可以是输入或输出。
9	D4	漏极引脚 4。该引脚可以是输入或输出。
10	D5	漏极引脚 5。该引脚可以是输入或输出。
11	S5	源极引脚 5。该引脚可以是输入或输出。
12	D6	漏极引脚 6。该引脚可以是输入或输出。
13	S6	源极引脚 6。该引脚可以是输入或输出。
14	D7	漏极引脚 7。该引脚可以是输入或输出。
15	S7	源极引脚 7。该引脚可以是输入或输出。
16	D8	漏极引脚 8。该引脚可以是输入或输出。
17	S8	源极引脚 8。该引脚可以是输入或输出。
18	V_{SS}	最低负电源电位。在单电源应用中，应将此引脚接地。
19	SDO	串行数据输出。此引脚可用于以菊花链形式将多个 ADGS5414 器件连接在一起，或出于诊断目的用于回读储存在寄存器中的数据。串行数据在 SCLK 的下降沿传播。通过外部电阻将此开漏输出拉至 V_L 。
20	RESET/ V_L	RESET/逻辑电源输入 (V_L)。正常工作时，通过 2.7 V 至 5.5 V 的电源驱动 RESET/ V_L 引脚。拉低此引脚可完成硬件复位。所有开关断开，并且相应寄存器设为默认值。
21	\overline{CS}	低电平有效控制输入。这是输入数据的帧同步信号。当 \overline{CS} 变为低电平时，SCLK 缓冲器上电，输入移位寄存器使能。数据在后续时钟的下降沿读入。拉高 \overline{CS} 可更新开关条件。
22	SCLK	串行时钟输入。在 SCLK 的正沿捕获数据。数据能够以最高 50 MHz 的速率传输。
23	GND	地 (0 V) 参考。
24	SDI	串行数据输入。在串行时钟输入的正沿捕获数据。
	裸露焊盘	裸露焊盘内部连接。为提高焊接接头的可靠性并实现最大散热效果，建议将焊盘焊接到衬底 V_{SS} 。

典型性能参数

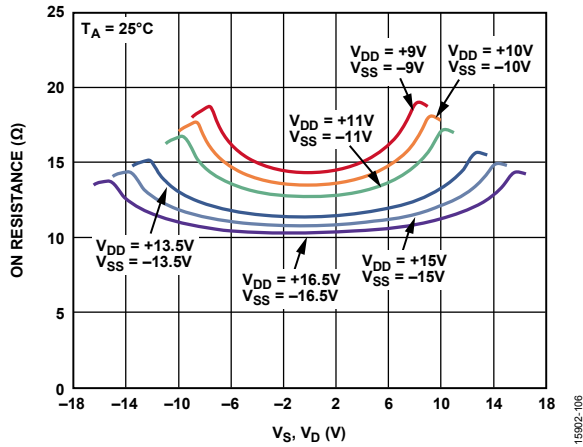


图6. R_{ON} 与 V_S , V_D 的关系 (双电源)

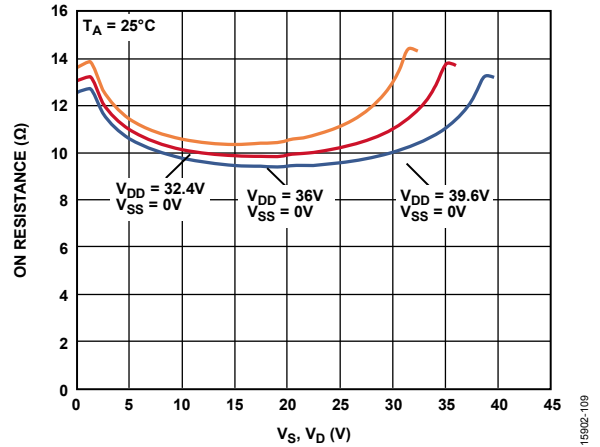


图9. R_{ON} 与 V_S , V_D 的关系 (单电源)

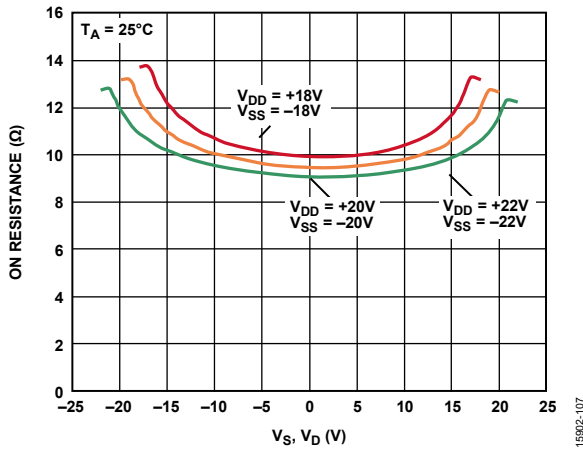


图7. R_{ON} 与 V_S , V_D 的关系 (双电源)

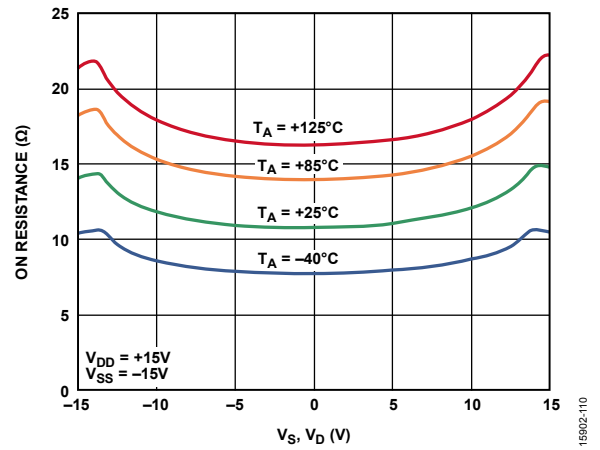


图10. 不同温度下 R_{ON} 与 V_S , V_D 的关系, $\pm 15V$ 双电源

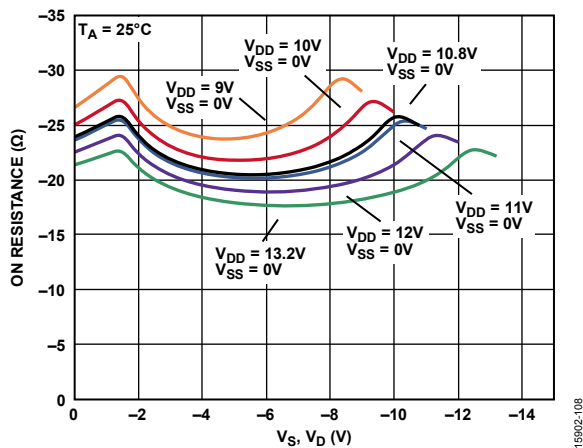


图8. R_{ON} 与 V_S , V_D 的关系 (单电源)

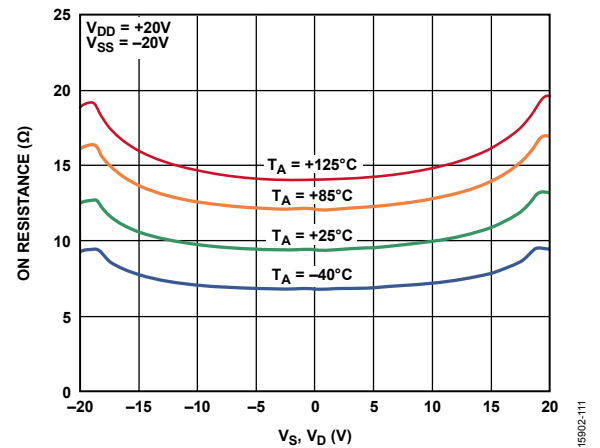


图11. 不同温度下 R_{ON} 与 V_S , V_D 的关系, $\pm 20V$ 双电源

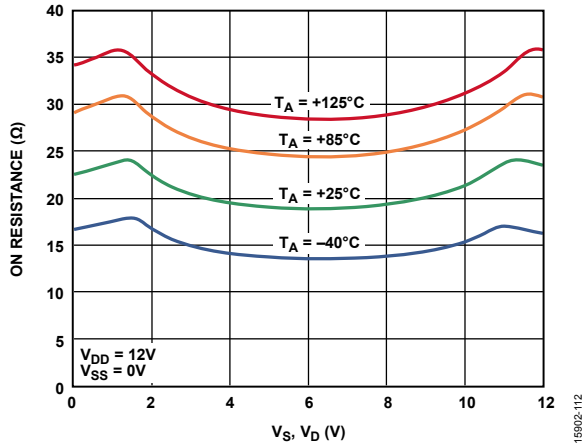


图 12. 不同温度下 R_{ON} 与 V_S 、 V_D 的关系, 12 V 单电源

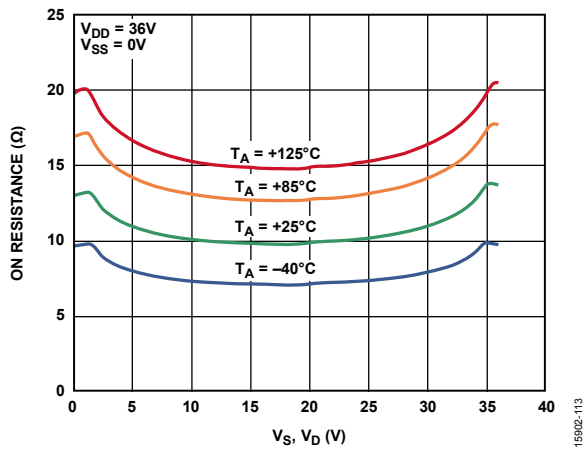


图 13. 不同温度下 R_{ON} 与 V_S 、 V_D 的关系, 36 V 单电源

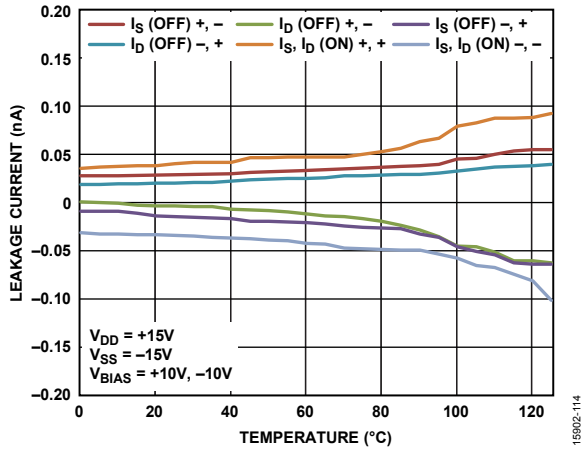


图 14. 漏电流与温度的关系 (± 15 V 双电源)

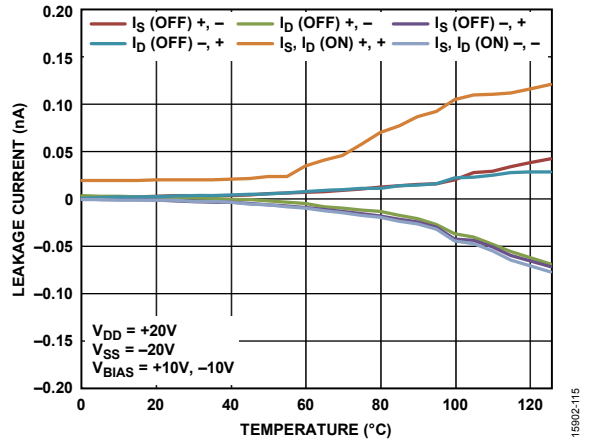


图 15. 漏电流与温度的关系 (± 20 V 双电源)

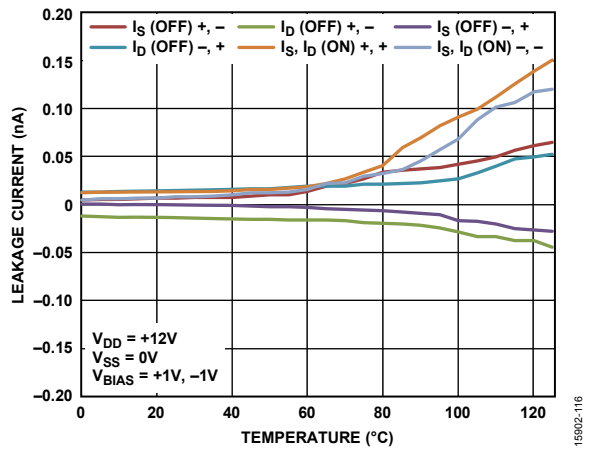


图 16. 漏电流与温度的关系 (12 V 单电源)

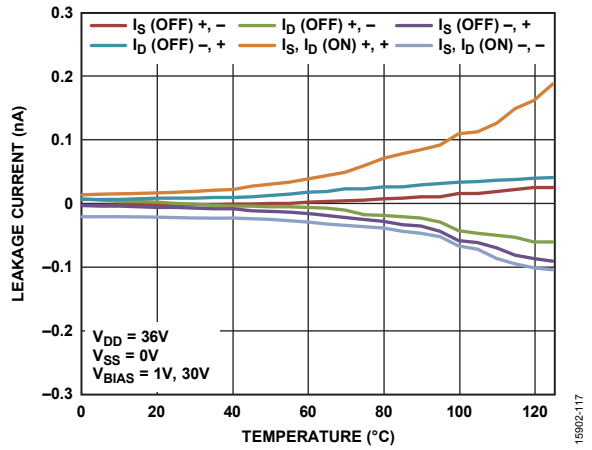


图 17. 漏电流与温度的关系 (36 V 单电源)

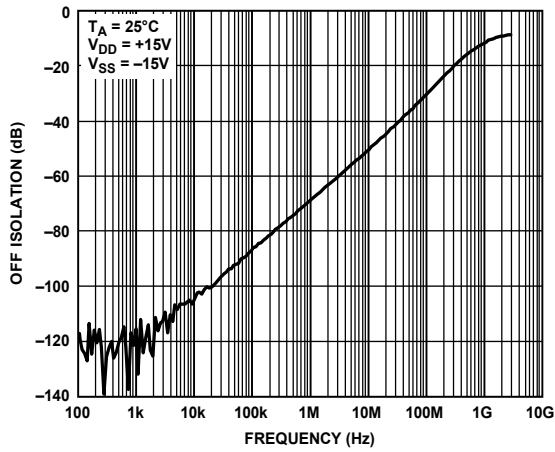


图 18. 关断隔离与频率的关系 (±15 V 双电源)

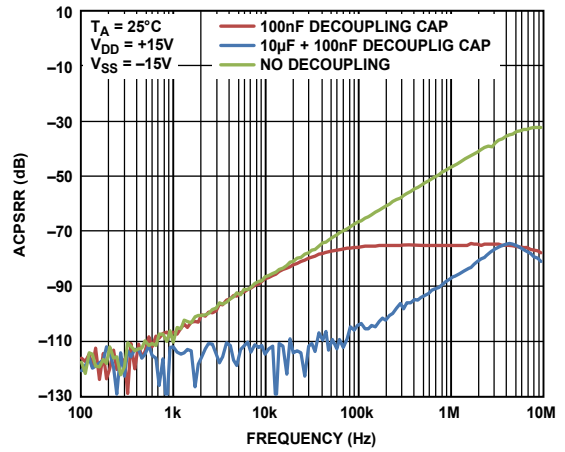


图 21. ACPSRR 与频率的关系 (±15 V 双电源)

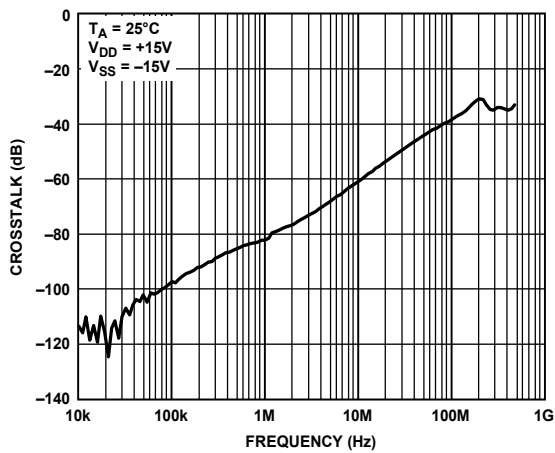


图 19. 串扰与频率的关系 (±15 V 双电源)

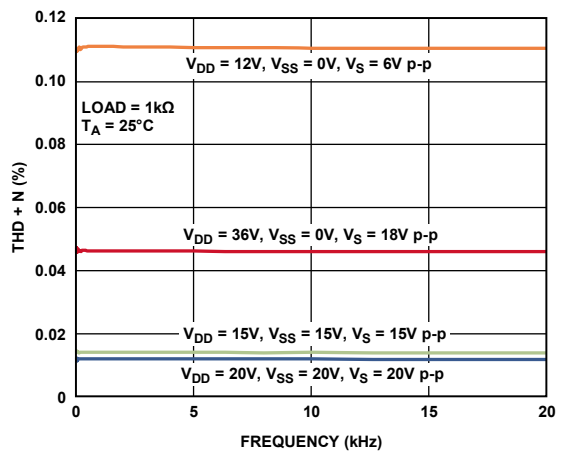


图 22. THD + N 与频率的关系 (双电源)

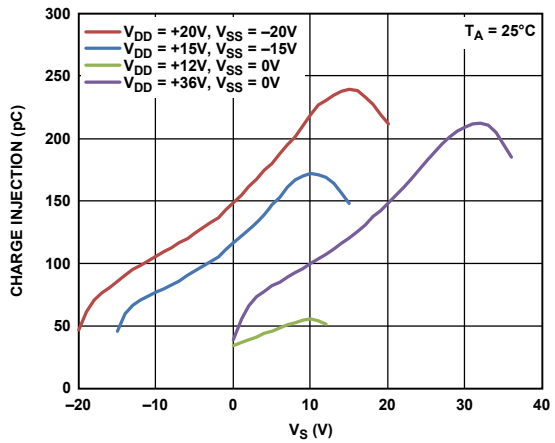


图 20. 电荷注入与 VS 的关系

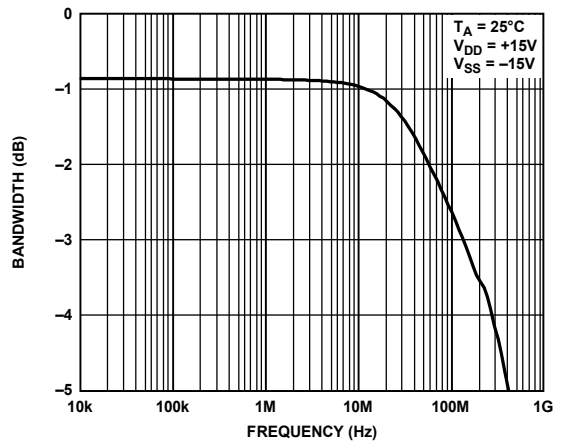


图 23. 带宽与频率的关系

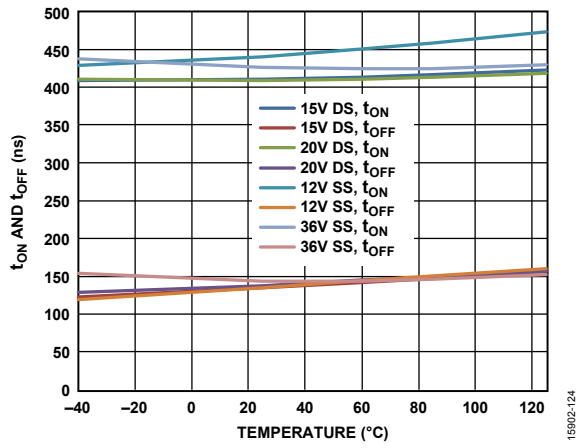


图 24. t_{ON} 、 t_{OFF} 时间与温度的关系

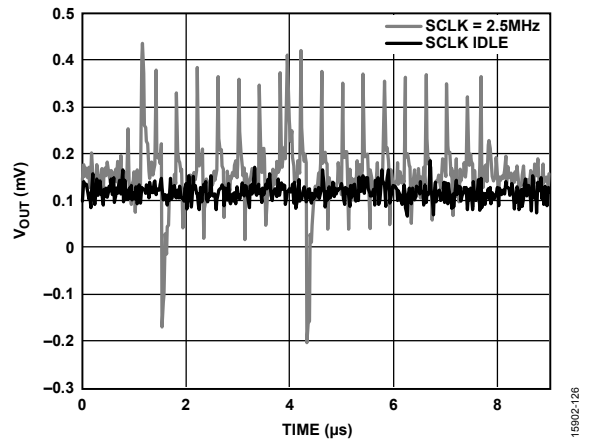


图 26. 数字馈通

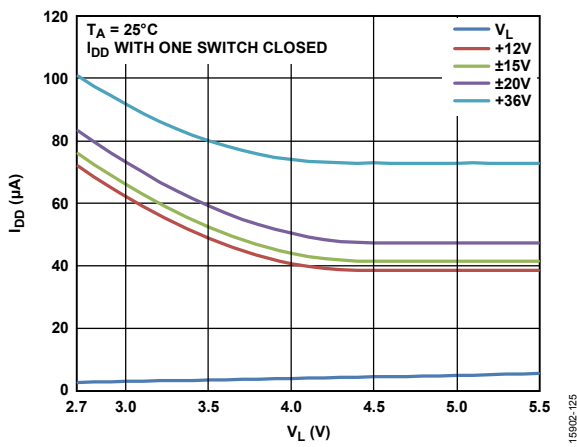


图 25. I_{DD} 与 V_L 的关系

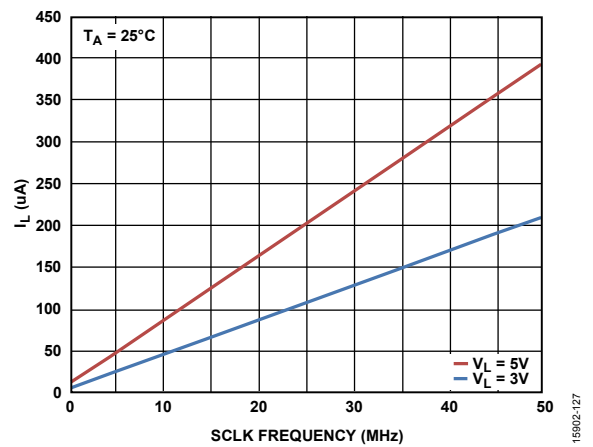


图 27. I_L 与 SCLK 频率的关系 (\overline{CS} 为高电平时)

测试电路

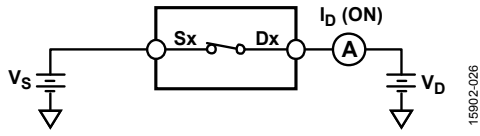


图 28. 导通泄漏

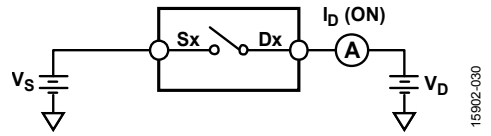


图 32. 关断泄漏

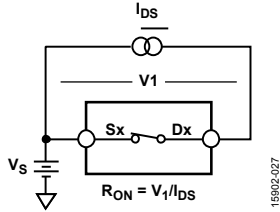


图 29. 导通电阻

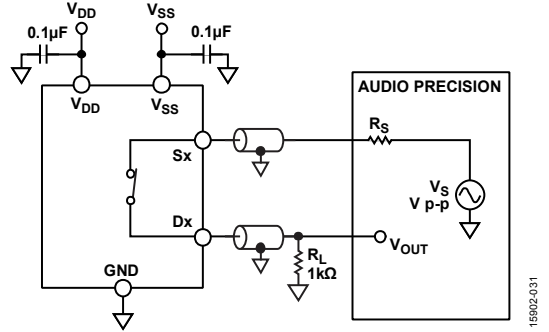


图 33. 总谐波失真+噪声

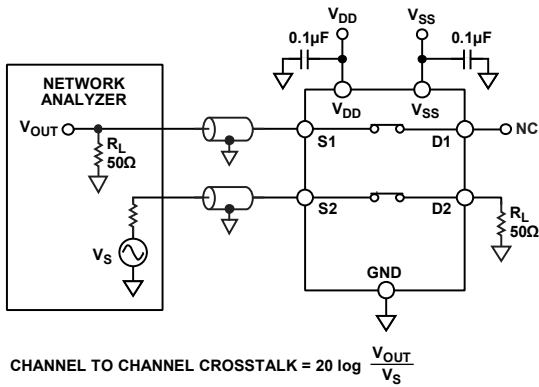


图 30. 通道间串扰

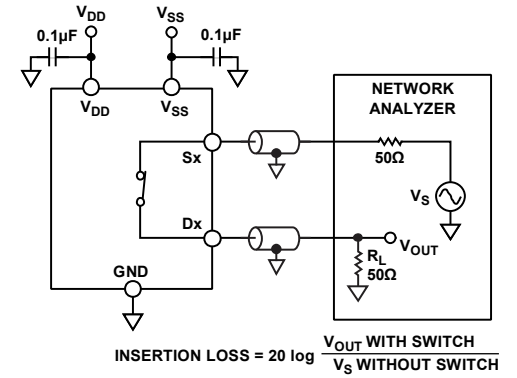


图 34. 带宽

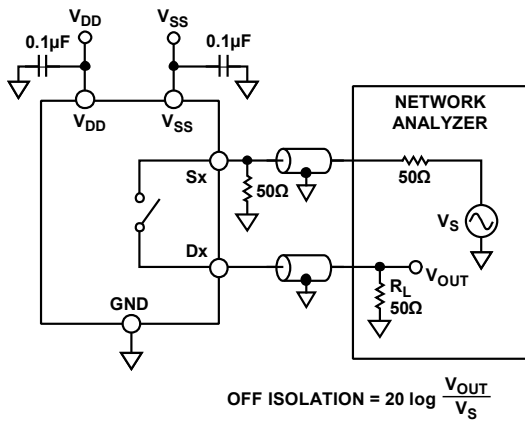
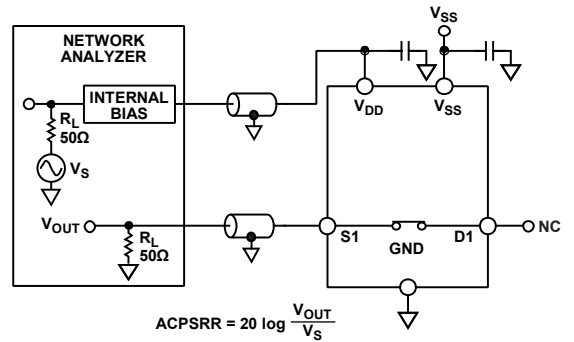


图 31. 关断隔离



NOTES
1. BOARD AND COMPONENT EFFECTS ARE NOT DE-EMBEDDED FROM THE ACPSRR MEASUREMENT.

图 35. ACPSRR

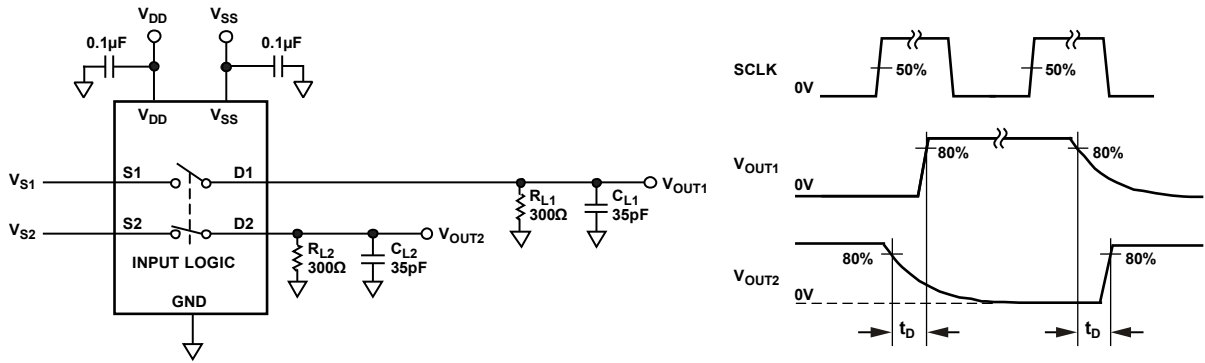


图 36. 先开后合时间延迟, t_D

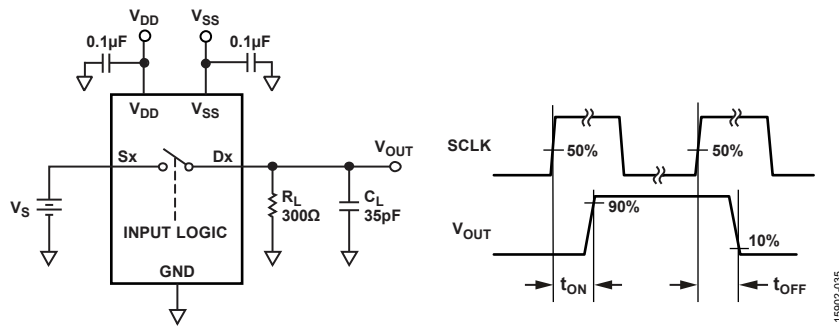


图 37. 开关时间

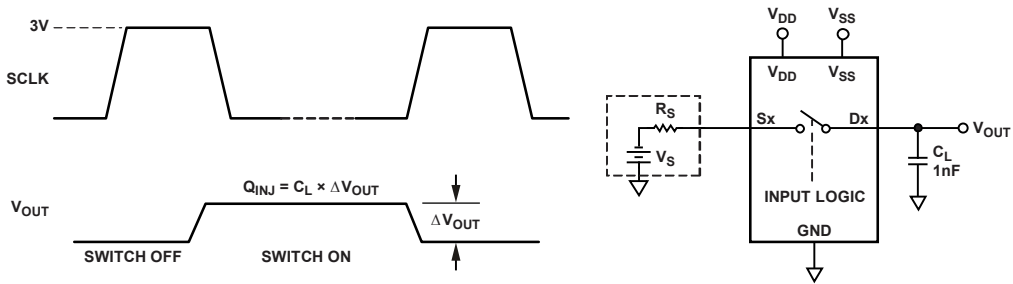


图 38. 电荷注入

术语

I_{DD}

I_{DD} 表示正电源电流。

I_{SS}

I_{SS} 表示负电源电流。

V_D 、 V_S

V_D 和 V_S 分别表示引脚 D 和引脚 S 上的模拟电压。

R_{ON}

R_{ON} 表示引脚 D 与引脚 S 之间的电阻（欧姆）。

ΔR_{ON}

ΔR_{ON} 表示任意两个通道的 R_{ON} 之差。

$R_{FLAT(ON)}$

$R_{FLAT(ON)}$ 定义为在额定模拟信号范围内测得的导通电阻最大值与最小值之差。

I_S (Off)

I_S (Off) 表示开关断开时的源极漏电流。

I_D (Off)

I_D (Off) 表示开关断开时的漏极漏电流。

I_D (On)、 I_S (On)

I_D (On) 和 I_S (On) 表示开关接通时的通道漏电流。

V_{INL}

V_{INL} 表示逻辑 0 的最大输入电压。

V_{INH}

V_{INH} 表示逻辑 1 的最小输入电压。

I_{INL} 、 I_{INH}

I_{INL} 和 I_{INH} 表示数字输入的最低和最高输入电流。

C_D (Off)

C_D (Off) 表示开关断开时的漏极电容，以 GND 为基准进行测量。

C_S (Off)

C_S (Off) 表示开关断开时的源极电容，以 GND 为基准进行测量。

C_D (On)、 C_S (On)

C_D (On) 和 C_S (On) 表示开关接通时的电容，以 GND 为基准进行测量。

C_{IN}

C_{IN} 表示数字输入电容。

t_{ON}

t_{ON} 表示施加数字控制输入与输出开启之间的延迟时间。

t_{OFF}

t_{OFF} 表示施加数字控制输入与输出关闭之间的延迟时间。

t_D

t_D 表示从一个地址状态切换到另一个地址状态时，在两个开关的 80% 点之间测得的关断时间。

关断隔离

关断隔离衡量通过断开开关耦合的无用信号。

电荷注入

电荷注入衡量开关期间从数字输入传输到模拟输出的毛刺脉冲。

串扰

串扰衡量寄生电容引起的从一个通道耦合到另一个通道的无用信号。

带宽

带宽指输出衰减 3 dB 的频率。

导通响应

导通响应指开关接通时的频率响应。

插入损耗

插入损耗指开关导通电阻引起的损耗。

总谐波失真+噪声 (THD + N)

信号的谐波幅度加噪声与基波的比值。

交流电源抑制比 (ACPSRR)

ACPSRR 表示输出信号的幅度与调制幅度的比值，用于衡量器件避免将电源电压引脚上的噪声和杂散信号耦合到开关输出端的能力。该器件的直流电压由一个 0.62 V p-p 的正弦波调制。

工作原理

ADGS5414 是一组具备错误检测功能的SPI控制八通道单刀单掷开关。器件可以使用SPI模式 0 和模式 3, SCLK工作频率最高可达 50 MHz。ADGS5414 默认模式为寻址模式, 器件寄存器通过以 \overline{CS} 为边界的 16 位SPI命令访问。如果用户使能CRC错误检测, SPI命令长度将变成 24 位。其他错误检测功能包括SCLK计数错误检测和无效读取/写入错误检测。如果出现此类SPI接口错误, 可通过读取错误标志寄存器进行检测。ADGS5414 还能在其他两种模式下工作, 即突发模式和菊花链模式。

ADGS5414 接口引脚为 \overline{CS} 、SCLK、SDI和SDO。使用SPI接口时应使 \overline{CS} 保持低电平。数据在SCLK的上升沿从SDI读入, 在SCLK的下降沿从SDO输出。SDO为开漏输出, 因此, 应将一个上拉电阻连接到此输出。未被ADGS5414 拉低时, SDO处于高阻抗状态。

寻址模式

寻址模式是ADGS5414 上电时的默认模式。寻址模式下的单SPI帧受 \overline{CS} 下降沿和后续 \overline{CS} 上升沿限制。SPI帧由 16 个SCLK周期组成。图 39 给出了寻址模式的时序图。第一个SDI位指示SPI命令是读命令还是写命令。第一位为 0 时, 发出写命令; 第一位为 1 时, 发出读命令。随后七位用于确定目标寄存器地址。剩下八位用于将数据提供给寻址寄存器。读命令期间会忽略最后八位, 因为在这些时钟周期中, SDO会传播出寻址寄存器中包含的数据。

SPI 命令的目标寄存器地址在第八个 SCLK 上升沿上确定。SPI 读操作期间, 此寄存器上的数据在 SDO 上传播出去, 顺序为从第 9 个到第 16 个 SCLK 下降沿。

SPI 写操作期间, 第 16 个 SCLK 上升沿上发生寄存器写操作。

执行任意 SPI 命令期间, SDO 发送出前面八个 SCLK 下降沿上的八个对齐位。SDO 处观察到的对齐位为 0x25。

错误检测功能

能够检测出 SPI 接口上的协议和通信错误。有三种错误检测功能: SCLK 计数错误检测、无效读取和写入地址错误检测以及 CRC 错误检测。每种错误在错误配置寄存器中有一个对应的使能位。此外, 在错误标志寄存器中, 每种错误都有一个错误标志位。

CRC 错误检测

CRC错误检测功能会使有效SPI帧延长 8 个SCLK周期。这 8 个额外周期为SPI帧发送CRC字节。CRC字节由SPI模块利用 16 位有效载荷计算: R/W位、选定寄存器地址位 [6:0] 和选定寄存器数据位 [7:0]。SPI模块中使用的CRC多项式为 $x^8 + x^2 + x^1 + 1$, 种子值为 0。有关CRC使能后的时序图, 请参见图 40。CRC错误校验使能后, 第 24 个SCLK上升沿发生寄存器写操作。

SPI 写操作期间, 微控制器或计算机处理单元 (CPU) 通过 SDI 提供 CRC 字节。SPI 模块会正好在第 24 个 SCLK 上升沿前校验 CRC 字节。在此上升沿上, 如果 SPI 接口接收到错误 CRC 字节, 将防止寄存器写入。检测到错误 CRC 字节时, CRC 错误标志在错误标志寄存器中置位。

SPI 读操作期间, CRC 字节通过 SDO 提供给微控制器。

CRC 错误检测功能在默认情况下禁用, 用户可通过错误配置寄存器进行配置。

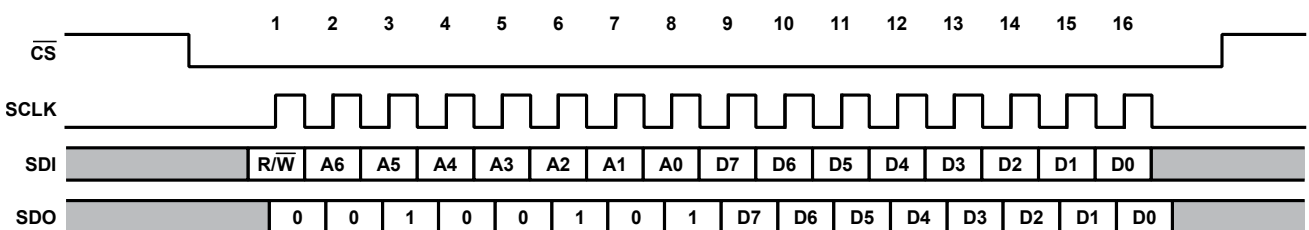


图 39. 寻址模式时序图

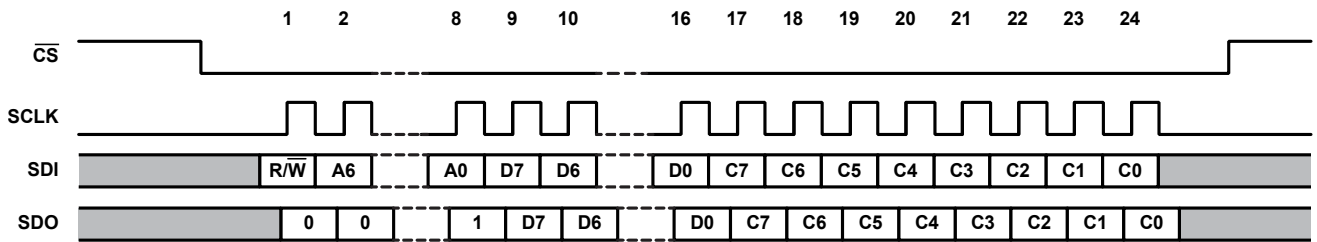


图 40. CRC 使能后的时序图

SCLK 计数错误检测

借助 SCLK 计数错误检测功能,用户可检测出错误的 SCLK 周期数是否已通过微控制器或 CPU 发送。在寻址模式下,如果 CRC 已使能,则预计为 16 个 SCLK 周期。如果未检测到 16 个 SCLK 周期,错误标志寄存器中的 SCLK 计数错误标志就会置位。当此器件接收到少于 16 个 SCLK 周期时,不会出现寄存器映射写操作。当 ADGS5414 接收到超过 16 个的 SCLK 周期时,第 16 个 SCLK 上升沿仍将发生存储器映射写操作,并且错误标志寄存器中的该标志置位。CRC 使能后,预计的 SCLK 周期数将变为 24。SCLK 计数错误检测功能默认使能,用户可通过错误配置寄存器进行配置。

无效读取/写入地址错误

无效读取/写入地址错误检测功能可检测出读取或写入的目标地址是否存在。此外,此错误还会在对只读寄存器执行写操作时置位。发生无效读取/写入地址错误时,无效读取/写入地址错误标志将在错误标志寄存器中置位。无效读取/写入地址错误在第 9 个 SCLK 上升沿上进行检测,这意味着,以无效地址为目标时,不会发生寄存器写操作。无效读取/写入地址错误检测功能在默认情况下启用,用户可通过错误配置寄存器禁用。

错误标志寄存器清零

通过将 16 位 SPI 帧 0x6CA9 写入(未包括在寄存器映射中)此器件,可将错误标志寄存器清零。此 SPI 命令不会触发无效 R/W 地址错误。CRC 使能后,用户必须发送正确的 CRC 字节,这样才能成功执行错误清零命令。在第 16 个或第 24 个 SCLK 上升沿,错误标志寄存器复位为零。

突发模式

SPI 接口可以接受连续 SPI 命令,无需解除 CS 线置位,这称为突发模式。它通过突发使能寄存器(地址 0x05)使能。此模式利用相同的 16 位命令与本器件通信。此外,器件在 SDO 处的响应仍然与相应 SPI 命令一致。图 41 所示为突发模式下 SDI 和 SDO 的示例。

在突发模式下,无效读取/写入地址和 CRC 错误校验功能的工作方式与寻址模式下类似。但是,SCLK 计数错误检测功能的工作方式则略有不同。器件会对给定 CS 帧内的总 SCLK 周期数进行计数,如果 CRC 使能后的总数不是 16 或 24 的倍数,SCLK 计数错误标志就会置位。

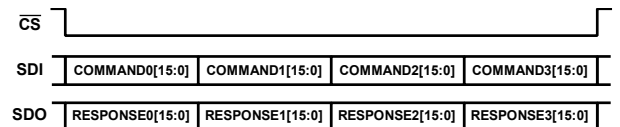


图 41. 突发模式帧

软件复位

在寻址模式下,用户可启动软件复位。为此,须向寄存器 0x0B 写入两个连续 SPI 命令,即 0xA3 后跟 0x05。软件复位后,所有寄存器数值均设为默认值。

菊花链模式

在菊花链配置中可连接多个 ADGS5414 器件,如图 42 所示。所有器件共享相同的 CS 和 SCLK 线路,而器件的 SDO 与创建移位寄存器的下一个器件的 SDI 形成连接。在菊花链模式下,SDO 是 SDI 的 8 周期延迟版本。处于菊花链模式时,所有命令均以开关数据寄存器作为目标 (SW_DATA)。因此,在菊花链模式下无法更改配置。

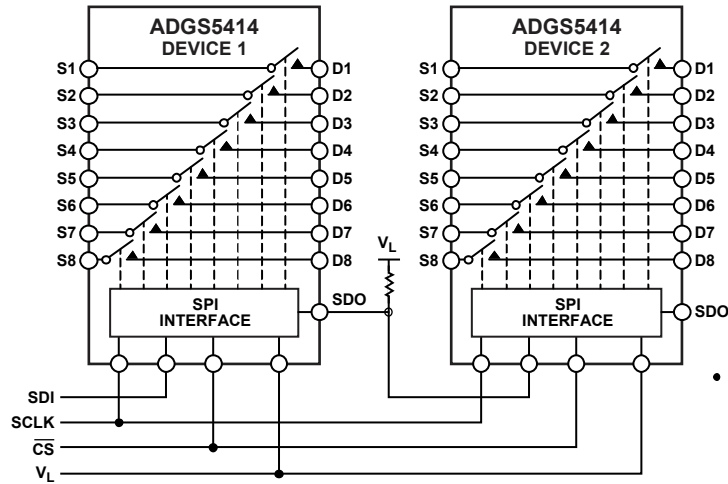


图 42. 两个 SPI 控制的开关连接成菊花链配置

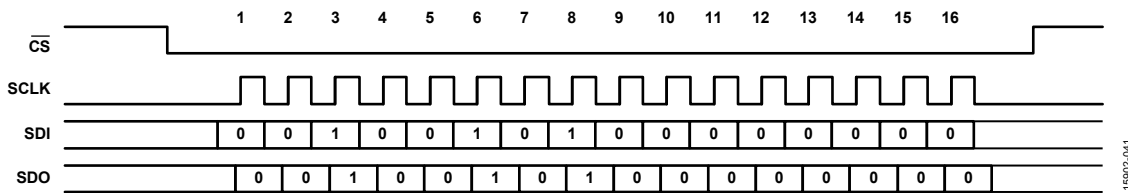


图 43. 用于进入菊花链模式的 SPI 命令

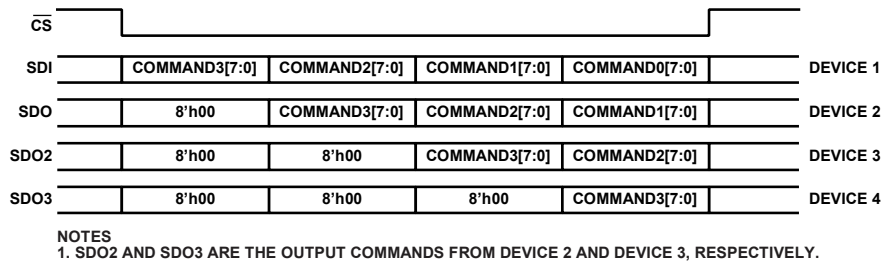


图 44. 四个 ADGS5414 以菊花链模式连接时的 SPI 帧示例

在寻址模式下，ADGS5414 只能通过发送 16 位 SPI 命令 0x2500 来进入菊花链模式（参见图 43）。当 ADGS5414 收到此命令时，器件的 SDO 发出相同命令，因为 SDO 处的对齐位为 0x25，允许多个菊花链连接的器件在单一 SPI 帧中进入菊花链模式。退出菊花链模式需要硬件复位。

有关典型菊花链SPI帧的时序图，请参见图 44。例如，当CS变为高电平时，器件 1 将向其开关数据寄存器写入命令 0 的SW_DATA位 [7:0]，器件 2 将向其开关写入命令 1 的SW_DATA位 [7:0]。SPI模块利用其通过SDI收到的后八位更新开关。进入菊花链模式后，链中各器件的SDO发出的前八位为 0x00。当CS变为高电平时，内部移位寄存器的数值不会归零。

数据在SCLK上升沿通过SDI读入，在SCLK下降沿通过SDO输出。在CS变为高电平前，预期的SCLK周期数必须为 8 的倍数。如果不是这样，SPI接口就会将收到的后八位发送给开关数据寄存器。

上电复位

ADGS5414 的数字部分在 VL 上电期间会经历初始化阶段。在硬件或软件复位之后，此初始化过程也会发生。在 VL 上电或复位之后，从上电或复位时间起应等待至少 120 μs，然后才能发出 SPI 命令。确保 VL 在 120 μs 的初始化阶段不退出，否则可能导致 ADGS5414 无法正常工作。

先开后合式开关

ADGS5414 为先开后合式开关，适合多路复用器应用。通过外部硬连线方式将器件连接成所需的多路复用器配置，可以实现多路复用器功能。

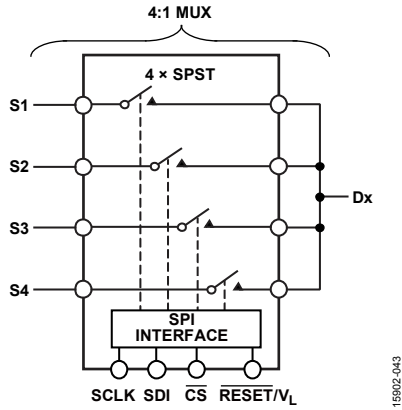


图 45. 一个 SPI 控制的开关配置成 4:1 多路复用器

沟槽隔离

在 ADGS5414 的模拟开关部分，各互补金属氧化物半导体 CMOS 开关的 N 型金属氧化物半导体 (NMOS) 与 P 型金属氧化物半导体 (PMOS) 晶体管之间有一个绝缘氧化物层 (沟槽)。因此，它与结隔离式开关不同，晶体管之间不存在寄生结，从而彻底消除了闩锁现象。

在结隔离中，PMOS 和 NMOS 晶体管的 P 井和 N 井形成一个二极管；在正常工作条件下，该二极管反向偏置。但在过压条件下，该二极管可能变成正偏。两个晶体管形成一个硅控整流器 (SCR) 电路，导致电流被显著放大，进而引起闩锁。而在沟槽隔离中则不存在该二极管，因此开关不会发生闩锁。

ADI 公司高压防闩锁系列模拟开关与多路转换器为易于发生闩锁现象的仪器仪表、工业、航空航天应用和其它恶劣环境提供了稳定可靠的解决方案；闩锁是指可能导致器件故障的不良高电流状态，它在关闭电源之前会持续存在。ADGS5414 高压开关支持 9 V 至 40 V 的单电源供电和 ±9 V 至 ±22 V 的双电源供电。

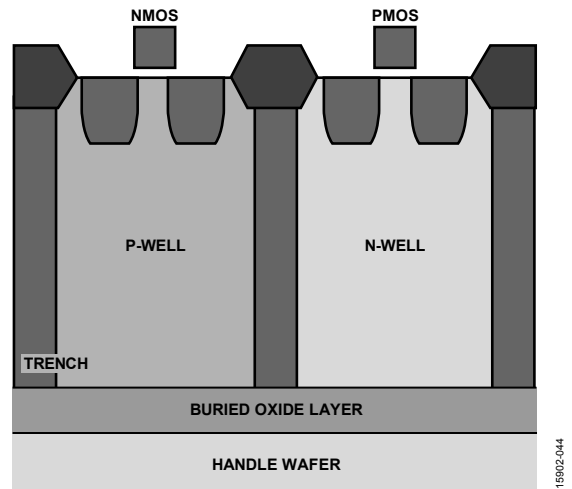


图 46. 沟槽隔离

应用信息

供电轨

为保证 ADGS5414 正常工作，需要 0.1 μF 去耦电容。

ADGS5414 可以采用 $\pm 9\text{ V}$ 到 $\pm 22\text{ V}$ 的双极性电源供电。 V_{DD} 和 V_{SS} 上的电源无需对称，但 V_{DD} 至 V_{SS} 范围不得超过 44 V。ADGS5414 也可采用 9 V 到 40 V 的单电源供电 (V_{SS} 接 GND)。

向 V_{L} 提供的电压范围可以是 2.7 V 至 5.5 V。

器件的额定模拟电源电压范围为 $\pm 15\text{ V}$ 、 $\pm 20\text{ V}$ 、 $+12\text{ V}$ 和 $+36\text{ V}$ 。

电源建议

ADI 公司提供广泛的电源管理产品，可满足大多数高性能信号链的需求。

图 47 所示为一个双极性电源解决方案示例。ADP5070 双通道开关稳压器为典型信号链中的 ADGS5414、放大器和/或精密转换器产生正负两个供电轨。

图 47 还显示了两个可选低压差调节器 (LDO) ADP7118 和 ADP7182，分别为正和负 LDO，其可用来降低超低噪声应用中 ADP5070 的输出纹波。

ADM7160 可用来产生 V_{L} 电压，从而为 ADGS5414 内部数字电路供电。

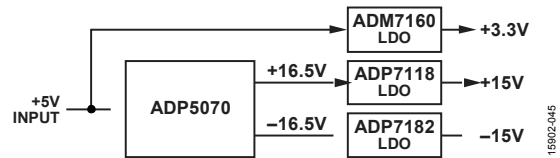


图 47. 双极性电源解决方案

表 10. 推荐电源管理器件

产品	描述
ADP5070	具有独立正输出 1 A 和负输出的 0.6 A 的 DC-DC 开关稳压器
ADM7160	5.5 V、200 mA、超低噪声线性稳压器
ADP7118	20 V、200 mA、低噪声 CMOS LDO 线性稳压器
ADP7182	-28 V、-200 mA、低噪声 LDO 线性稳压器

寄存器汇总

表 11. 寄存器汇总

寄存器	名称	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0	默认值	RW
0x01	SW_DATA	SW8_EN	SW7_EN	SW6_EN	SW5_EN	SW4_EN	SW3_EN	SW2_EN	SW1_EN	0x00	R/W
0x02	ERR_CONFIG	保留					RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x06	R/W
0x03	ERR_FLAGS	保留					RW_ERR_FLAG	SCLK_ERR_FLAG	CRC_ERR_FLAG	0x00	R
0x05	BURST_EN	保留							BURST_MODE_EN	0x00	R/W
0x0B	SOFT_RESETB	SOFT_RESETB								0x00	R/W

寄存器详解

开关数据寄存器

SW_DATA, 地址 0x01, 复位: 0x00

开关数据寄存器用于控制 ADGS5414 八个开关的状态。

表 12. SW_DATA 的位功能描述

位	位名称	设置	描述	默认值	访问类型
7	SW8_EN	0 1	开关 8 的使能位。 开关 8 断开。 开关 8 闭合。	0x0	R/W
6	SW7_EN	0 1	开关 7 的使能位。 开关 7 断开。 开关 7 闭合。	0x0	R/W
5	SW6_EN	0 1	开关 6 的使能位。 开关 6 断开。 开关 6 闭合。	0x0	R/W
4	SW5_EN	0 1	开关 5 的使能位。 开关 5 断开。 开关 5 闭合。	0x0	R/W
3	SW4_EN	0 1	开关 4 的使能位。 开关 4 断开。 开关 4 闭合。	0x0	R/W
2	SW3_EN	0 1	开关 3 的使能位。 开关 3 断开。 开关 3 闭合。	0x0	R/W
1	SW2_EN	0 1	开关 2 的使能位。 开关 2 断开。 开关 2 闭合。	0x0	R/W
0	SW1_EN	0 1	开关 1 的使能位。 开关 1 断开。 开关 1 闭合。	0x0	R/W

错误配置寄存器

ERR_CONFIG, 地址 0x02, 复位: 0x06

借助错误配置寄存器, 用户可根据需要使能或禁用相应的错误检测功能。

表 13. ERR_CONFIG 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:3]	保留		这些位保留; 这些位置 0。	0x0	R
2	RW_ERR_EN	0 1	用于检测无效读取/写入地址的使能位。 禁用。 使能。	0x1	R/W
1	SCLK_ERR_EN	0 1	用于检测 SPI 帧中的 SCLK 周期数是否正确的使能位。当 CRC 和突发模式均禁用时, 预计为 16 个 SCLK 周期。当 CRC 使能、突发模式禁用时, 预计为 24 个 SCLK 周期。当 CRC 禁用且突发模式使能时, 预期为 16 个 SCLK 周期的倍数。当 CRC 和突发模式均使能时, 预期为 24 个 SCLK 周期的倍数。 禁用。 使能。	0x1	R/W
0	CRC_ERR_EN	0 1	CRC 错误检测的使能位。使能后 SPI 帧须为 24 位宽。 禁用。 使能。	0x0	R/W

错误标志寄存器

ERR_FLAGS，地址 0x03，复位：0x00、

借助错误标志寄存器，用户可确定是否出现了错误。通过将特殊的 16 位 SPI 命令 0x6CA9 写入此器件，可将错误标志寄存器清零。此 SPI 命令不会触发无效读取/写入地址错误。CRC 使能后，用户必须在 SPI 写操作期间纳入正确的 CRC 字节，以便错误标志寄存器清零命令成功执行。

表 14. ERR_FLAGS 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:3]	保留		这些位保留，置 0。	0x0	R
2	RW_ERR_FLAG	0 1	用于无效读取/写入地址的错误标志。当目标地址不存在时，此错误标志会在 SPI 读操作期间置位。当 SPI 写操作的目标地址不存在或为只读状态时，此错误标志也会置位。 0 无错误。 1 错误。	0x0	R
1	SCLK_ERR_FLAG	0 1	用于检测 SPI 帧中的 SCLK 周期数是否正确的错误标志。 0 无错误。 1 错误。	0x0	R
0	CRC_ERR_FLAG	0 1	用于确定寄存器写操作期间是否发生 CRC 错误的错误标志。 0 无错误。 1 错误。	0x0	R

突发使能寄存器

BURST_EN，地址 0x05，复位：0x00

借助突发使能寄存器，用户可使能或禁用突发模式。使能后，用户无需解除置位 \overline{CS} 即可发送多个连续 SPI 命令。

表 15. BURST_EN 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:1]	保留		这些位保留；这些位置 0。	0x0	R
	BURST_MODE_EN	0 1	突发模式使能位。 0 禁用。 1 使能。	0x0	R/W

软件复位寄存器

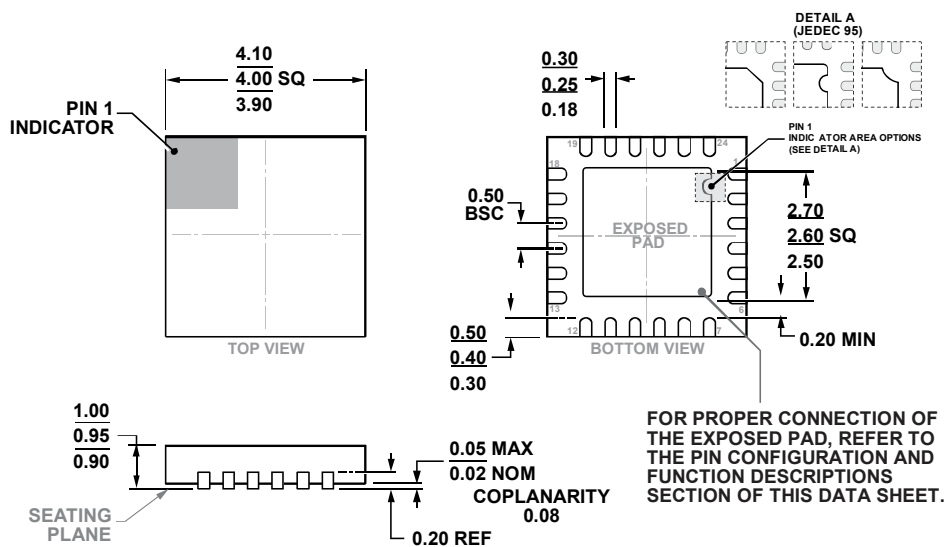
SOFT_RESETB，地址 0x0B，复位：0x00

此寄存器用于执行软件复位。向此寄存器连续写入 0xA3 和 0x05，可将此器件的寄存器复位为默认状态。

表 15. SOFT_RESETB 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:0]	SOFT_RESETB		要执行软件复位，须向此寄存器连续写入 0xA3 和 0x05。	0x0	R

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-VGGD-8.

图 48. 24 引脚引线框芯片级封装 [LFCSP]
 4 mm × 4 mm 本体, 0.95 mm 封装高度
 (CP-24-17)
 图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADGS5414BCPZ	-40°C 至 +125°C	24 引脚引线框芯片级封装 [LFCSP]	CP-24-17
ADGS5414BCPZ-RL7	-40°C 至 +125°C	24 引脚引线框芯片级封装 [LFCSP]	CP-24-17
EVAL-ADGS5414SDZ		评估板	

¹ Z = 符合 RoHS 标准的器件。