

目录

产品特性	1	输入和输出放大器	15
应用	1	应用信息	16
功能框图	1	幅度测量	16
概述	1	相位测量	16
修订历史	2	幅度和相位测量	16
规格	3	模拟输出系统	17
SPI时序特性	4	与ADC接口	17
绝对最大额定值	7	锁定放大器应用	17
热阻	7	与微控制器接口	18
ESD警告	7	EEPROM引导配置	18
引脚配置和功能描述	8	功耗	18
典型性能参数	9	器件配置	19
术语	10	串行端口操作	19
工作原理	11	数据格式	19
同步解调基础知识	11	串行端口引脚功能描述	19
ADA2200架构	12	串行端口选项	19
抽取滤波器	12	从EEPROM引导	20
IIR滤波器	13	器件配置寄存器映射和描述	21
混频器	13	外形尺寸	24
时钟选项	14	订购指南	24

修订历史

2014年8月—修订版0：初始版

规格

除非另有说明, $V_{DD} = 3.3\text{ V}$, $V_{OCM} = V_{DD}/2$, $f_{CLKIN} = f_{SI} = 500\text{ kHz}$, 默认寄存器配置, 差分输入/输出, $R_L = 1\text{ M}\Omega$ 至GND, $T_A = 25^\circ\text{C}$ 。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
同步解调	测量值为周期平均值 ¹ , 4 V p-p差分, $f_{IN} = 7.8125\text{ kHz}$				
转换增益 ¹		1.02	1.055	1.09	V/V rms
平均温度漂移			5		ppm/ $^\circ\text{C}$
输出失调, 短路输入		-39		+39	mV
平均温度漂移			6.5		$\mu\text{V}/^\circ\text{C}$
电源灵敏度	输出随 V_{DD} 而变		0.5		mV/V
测量噪声	在 $83^\circ\theta_{REL}$ 处输入信号 ¹		240		$\mu\text{V rms}$
相位延迟(θ_{DELAY}) ¹	输入信号相对于RCLK		83		$^\circ\theta_{REL}$
平均温度漂移			70		$\mu^\circ\theta_{REL}/^\circ\text{C}$
相位测量噪声	在 $83^\circ\theta_{REL}$ 处输入信号		9.3		$\text{m}^\circ\theta_{REL rms}$
短路输入噪声	0.1 Hz至10 Hz		300		$\mu\text{V p-p}$
共模抑制 ²	偏离 f_{MOD} 0 kHz至1 kHz		75		dB
解调信号带宽	$f_{CLKIN} = 1\text{ MHz}$		30		kHz
输入特性					
输入电压范围	INP或INN至GND	0.3		$V_{DD} - 0.3$	V
共模输入电压范围	4 V p-p差分输入	$V_{OCM} - 0.2$		$V_{OCM} + 0.2$	V
单端输入电压范围					
基准输入		$V_{OCM} - 0.2$		$V_{OCM} + 0.2$	V
信号输入		$V_{OCM} - 1.0$		$V_{OCM} + 1.0$	V
输入阻抗 ³	INP至INN		80		k Ω
输入信号带宽(-3 dB)	输入采样保持电路		4		MHz
输出特性	每路输入, $R_L = 10\text{ k}\Omega$ 至GND				
输出电压范围		0.3		$V_{DD} - 0.3$	V
短路电流	OUTP或OUTN至GND		15		mA
共模输出(VOCM)					
电压		1.63	1.65	1.67	V
平均温度漂移			9		$\mu\text{V}/^\circ\text{C}$
输出建立时间(至最终值的0.1%)	3.7 V输出步进, $R_{LOAD} = 10\text{ k}\Omega 10\text{ pF}$, $f_{CLKIN} = 125\text{ kHz}$		15		μs
默认滤波器特性	混频禁用, $V_{IN} = 4\text{ V p-p}$ 差分				
中心频率(f_C)	$f_C = f_{SO}/8$		7.8125		kHz
品质因素(Q)	f_C /(滤波器3 dB带宽)		1.9		Hz/ ΔHz
通带增益	$f_{IN} = 7.8125\text{ kHz}$		1.05		V/V
总谐波失真(THD)	$f_{NYQ}/6$ 时的滤波器配置 = LPF, $f_{IN} = 850\text{ Hz}$, $V_{IN} = 4\text{ V p-p}$ 差分输入				
二次到五次谐波			-80		dBc
时钟特性					
CLKIN频率范围(f_{CLKIN})	$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ CLKIN DIV[2:0] = 256 CLKIN DIV[2:0] = 64 CLKIN DIV[2:0] = 16 CLKIN DIV[2:0] = 1	2.56 0.64 0.16 0.01		20 20 16 1	MHz MHz MHz MHz
最大CLKIN频率	从EEPROM引导			12.8	MHz

ADA2200

参数	测试条件/注释	最小值	典型值	最大值	单位
数字I/O					
逻辑阈值	全部输入/输出				
输入电压					
低		2.0		0.8	V
高					V
输出电压					
低	吸电流200 μA			0.4	V
高	源电流200 μA	$V_{DD} - 0.4$			V
最大输出电流	吸电流或源电流			8	mA
输入漏电流				1	μA
内部上拉电阻	仅BOOT和RST		40		kΩ
晶振					
内部反馈电阻			500		kΩ
CLKIN电容			2		pF
XOUT电容			2		pF
电源要求					
电源电压范围		2.7		3.6	V
总功耗			395	485	μA

¹ 参见术语部分。

² 共模信号扫描范围： $f_{MOD} - 1 \text{ kHz}$ 至 $f_{MOD} + 1 \text{ kHz}$ 。在偏离 f_{MOD} 的频率下测量输出。例如，共模信号为 $f_{MOD} - 500 \text{ Hz}$ ，则在500 Hz测量。

³ 输入阻抗等于4 pF电容在 f_{CLKIN} 处切换。因此，输入阻抗 = $10^{12} / (2\pi f_{CLKIN} \times 4)$ 。

SPI时序特性

除非另有说明， $V_{DD} = 2.7 \text{ V}$ 至 3.6 V ，默认寄存器配置， $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ 。

表2. SPI时序

参数	测试条件/注释	最小值	典型值	最大值	单位
f_{SCLK}	50% ± 5%占空比			20	MHz
t_{CS}	\overline{CS} 至SCLK边沿	2			ns
t_{SL}	SCLK低电平脉宽	10			ns
t_{SH}	SCLK高电平脉宽	10			ns
t_{DAV}	SCLK边沿之后数据输出有效时间			20	ns
t_{DSU}	SCLK边沿之前数据输入建立时间	2			ns
t_{DHD}	SCLK边沿之后数据输入保持时间	2			ns
t_{DF}	数据输出下降时间			1	ns
t_{DR}	数据输出上升时间			1	ns
t_{SR}	SCLK上升时间			10	ns
t_{SF}	SCLK下降时间			10	ns
t_{DOCS}	\overline{CS} 边沿之后数据输出有效			1	ns
t_{SFS}	SCLK边沿之后 \overline{CS} 高电平时间	2			ns

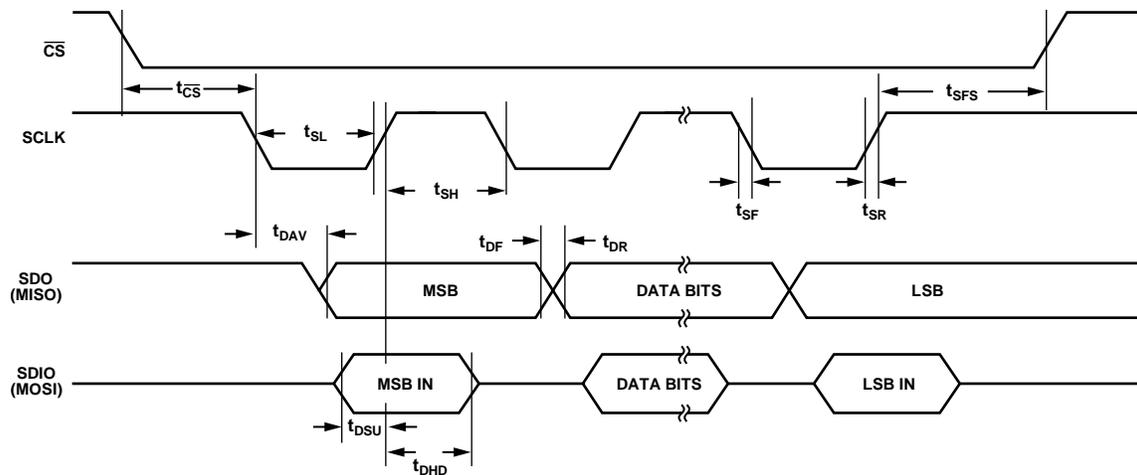


图2. SPI读操作时序图(SPI主机读取ADA2200)

12295-003

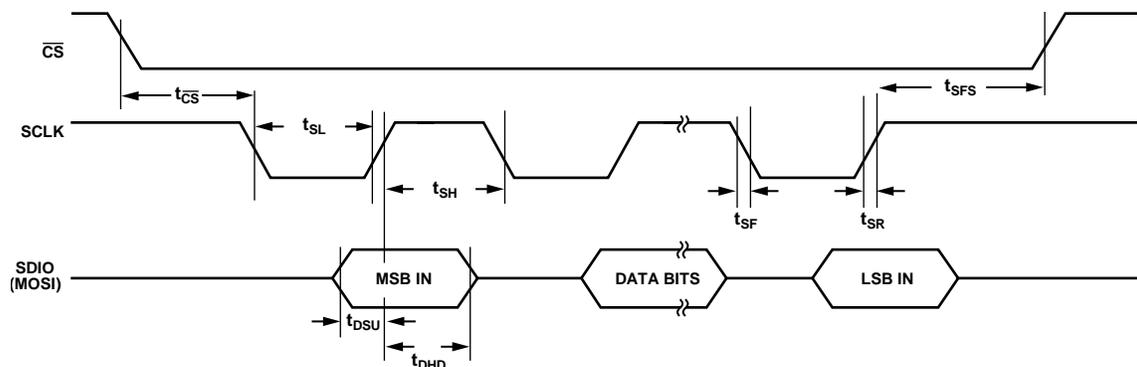


图3. SPI写操作时序图(SPI主机写入ADA2200)

12295-004

表3. EEPROM主机I²C引导时序

参数 ¹	符号	最小值	典型值	最大值	单位
BOOT					
从BOOT完成时加载				9600	CLKIN周期
RST到BOOT建立时间	t ₂			2	CLKIN周期
BOOT脉冲宽度	t ₃			1	CLKIN周期
RESET					
最小RST脉冲宽度	t ₁	25			ns
起始条件					
BOOT低电平转换至起始条件	t ₄			3	CLKIN周期

¹ CLKIN DIV[2:0]设为000, CLKIN循环。

ADA2200

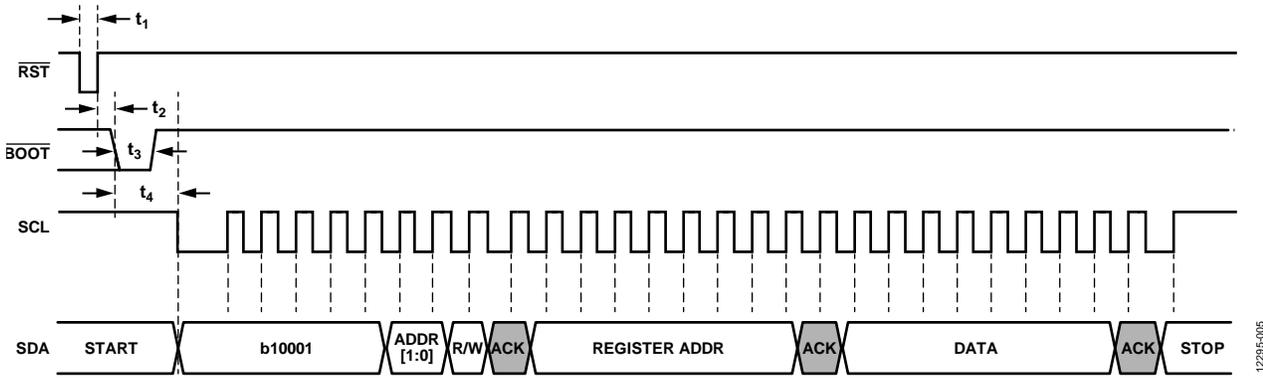


图4. 从EEPROM载入的时序图

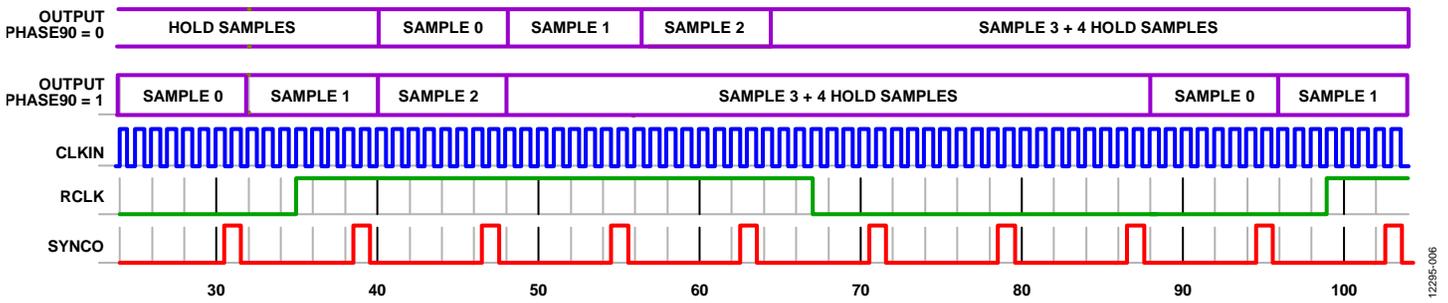


图5. CLKIN至RCLK、SYNCO和OUTP/OUTN采样时序

表4. 输出、SYNCO和RCLK时序，默认寄存器设置

参数	测试条件/注释	最小值	典型值	最大值	单位
t_1	CLKIN至OUTx采样更新延迟		50		ns
t_2	CLKIN至SYNCO延迟，上升或下降沿至上升沿			40	ns
t_3	SYNCO脉冲宽度		$1/f_{SI}$		ns
t_4	CLKIN至RCLK延迟，上升沿至上升或下降沿			70	ns

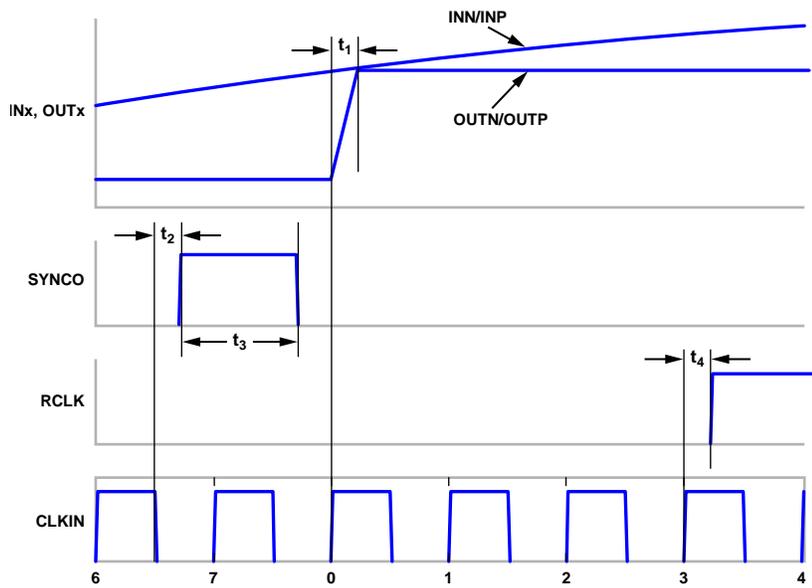


图6. 输入、输出、SYNCO和RCLK相对CLKIN的时序

绝对最大额定值

表5.

参数	额定值
电源电压	3.9 V
输出短路电流持续时间	未定
任何输入的最大电压	$V_{DD} + 0.3 \text{ V}$
任何输入的最小电压	$GND - 0.3 \text{ V}$
工作温度范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
封装玻璃化转变温度	150°C
ESD额定值	
人体模型(HBM)	1000 V
器件模型(FICDM)	500 V
机器模型(MM)	50 V

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

θ_{JA} 针对自然对流环境中使用4层JEDEC印刷电路板(PCB)的器件而规定。

表6.

封装	θ_{JA}	θ_{JC}	单位
16引脚 TSSOP	100	14.8	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

ADA2200

引脚配置和功能描述

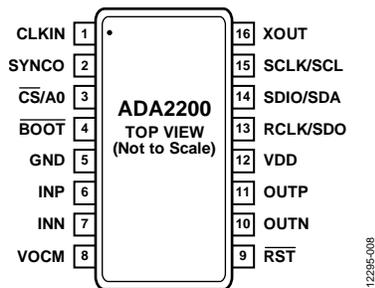


图7. 引脚配置

122955-008

表7. 引脚功能描述

引脚编号	引脚名称	说明
1	CLKIN	系统时钟输入。
2	SYNCO	同步信号输出。
3	$\overline{\text{CS/A0}}$	串行接口片选输入/引导EEPROM地址0输入。
4	$\overline{\text{BOOT}}$	从EEPROM控制输入引导。
5	GND	电源地。
6	INP	同相信号输入。
7	INN	反相信号输入。
8	$\overline{\text{VOCM}}$	共模电压输出。
9	$\overline{\text{RST}}$	复位控制输入。
10	OUTN	反相输出。
11	OUTP	同相输出。
12	VDD	正电源输入。
13	RCLK/SDO	参考时钟输出/串行接口数据输出(四线式SPI模式)。
14	SDIO/SDA	双向串行数据(仅在四线式SPI模式下输入)/I ² C双向数据。
15	SCLK/SCL	串行接口时钟输入/I ² C时钟输出。
16	XOUT	晶体驱动器输出。在此引脚和CLKIN之间放置一个晶体，或者保持此引脚为未连接状态。

典型性能参数

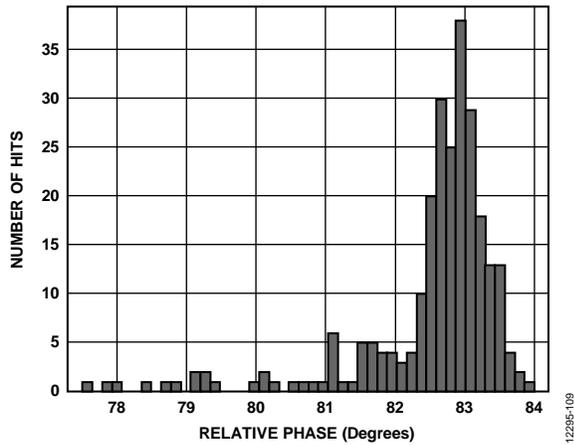


图8. 器件间相位延迟变化的直方图

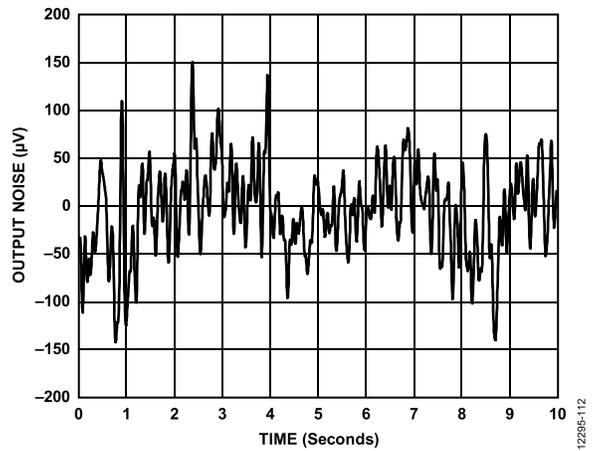


图11. 0.1 Hz至10 Hz输出噪声(短路输入)

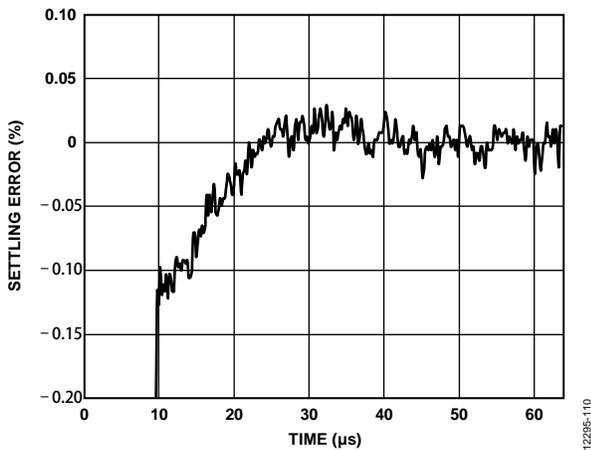


图9. 从SYNCO下降沿开始的输出建立(3.7 V步进)

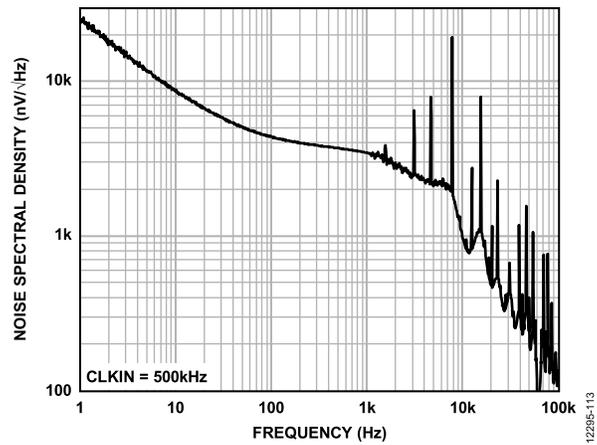


图12. 噪声频谱密度与频率的关系($f_{CLKIN} = 500 \text{ kHz}$)

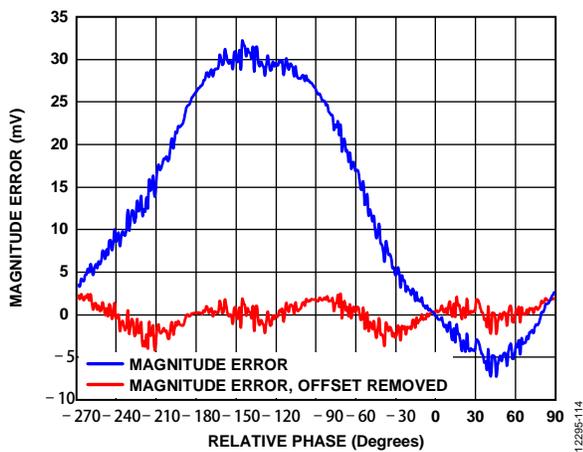


图10. 幅度测量误差与相对相位的关系

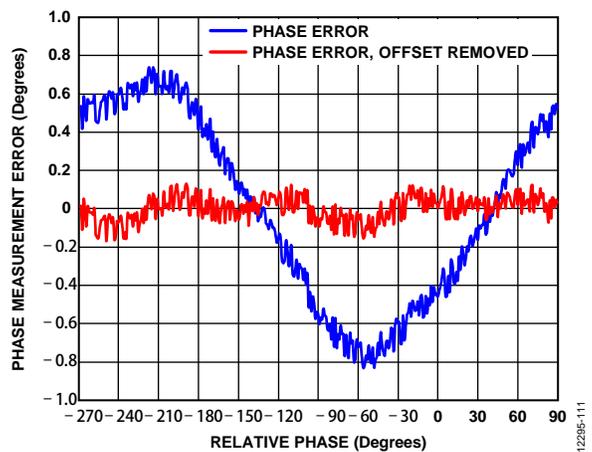


图13. 相位测量误差与相对相位的关系

术语

周期均值

周期均值是一个RCLK周期内全部输出样本的平均值(OUTP/OUTN)。默认配置下，每个RCLK周期有八个输出样本；因此，周期均值就是八个连续输出样本的平均值。如果器件重新配置，使得RCLK频率等于 $f_{SO}/4$ ，那么周期均值就是四个连续输出样本的平均值。

转换增益

转换增益计算如下：

$$\text{转换增益} = \frac{\sqrt{I^2 + Q^2}}{V_{IN}}$$

其中：

I 是失调校正后的周期均值，PHASE90位 = 0。
 Q 是失调校正后的周期均值，PHASE90位 = 1。
 V_{IN} 是输入电压的有效值。

失调校正周期均值 = 周期均值 - 输出失调。

相对相位(θ_{REL})

相对相位是INN/INP输入端正弦波的上升正过零相对于RCLK下一个上升沿的相位差。

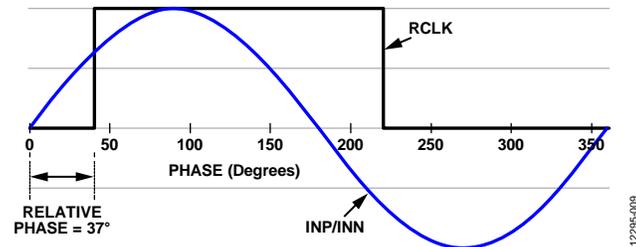


图14. 显示相对相位的示例(θ_{REL} , 37°)

相位延迟(θ_{DELAY})

相位延迟是产生零周期均值输出的相对相位(θ_{REL})，输入正弦波的频率等于 f_{RCLK} 。相位延迟是对应于相位测量传递函数正过零的相对相位。

相位测量传递函数

图15显示 θ_{REL} 从 0° 扫描至 360° 时，1 V rms输入正弦波输出的周期均值。

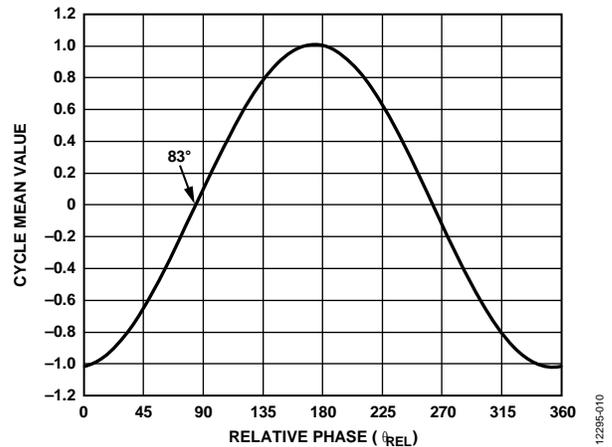


图15. 相位传递函数(相位延迟 83° ，1 V rms输入)

工作原理

ADA2200是一款同步解调器和可调谐滤波器，采用采样模拟技术(SAT)。同步解调器——亦称为锁相放大器——可在噪声干扰幅度数倍于信号幅度的情况下实现小交流信号的精确测量。同步解调器使用相位灵敏度检测来隔离特定参考频率和相位下的信号分量。若频率偏离参考频率，则可轻松抑制这些频率下的噪声，不会对测量产生太大影响。

SAT在电荷共享的基础上工作。采样模拟信号是一个逐步连续信号，未经过幅度量化处理。它与ADC的采样信号相冲突，后者成为一个具有量化幅度的离散时间信号。

采用SAT，则输入信号可通过在采样时刻保持电容上的电压实现采样。随后便可通过电容之间进行电荷分享，在模拟域内执行基本信号处理。ADA2200集成一个模拟域低通抽取滤波器、一个可编程IIR滤波器和一个混频器。如果对信号进行数字化处理，则这些特性组合可以降低ADC采样速率以及下游数字信号处理要求。

ADA2200输出还可用于全模拟信号路径。在这些应用中，可在信号路径的ADA2200之后加一个重构滤波器。

同步解调基础知识

相比其他方法，在传感器信号调理技术中采用同步解调可获得更佳的灵敏度。同步解调增加了两个重要优势，可在有噪声存在的情况下恢复小传感器输出信号。第一个优势是加入了激励信号，可将传感器输出信号转移到较低的噪声频带内。第二个优势是同步解调可实现简单的低通滤波器，移除绝大部分的剩余干扰噪声成分。

图16显示的是一个基本同步解调系统，用来测量传感器输出。

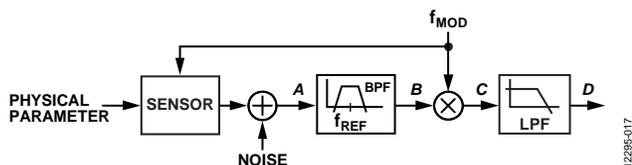


图16. 基本同步解调器框图

载波信号(f_{MOD})激励此传感器。这样会将传感器测量物理参数所产生的信号移位至载波频率。这种移位可以将所需信号置于噪声较低的频带内，改善测量精度。带通滤波器(BPF)可移除部分带外噪声。同步解调器(或混频器)将信号频率移位回直流。最后一级的低通滤波器移除大部分余下的噪声。图17和图18显示同步解调器中各点的信号频谱。

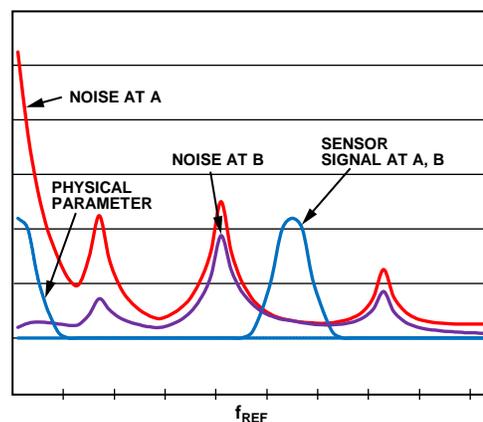


图17. 解调前的同步解调器输出频谱

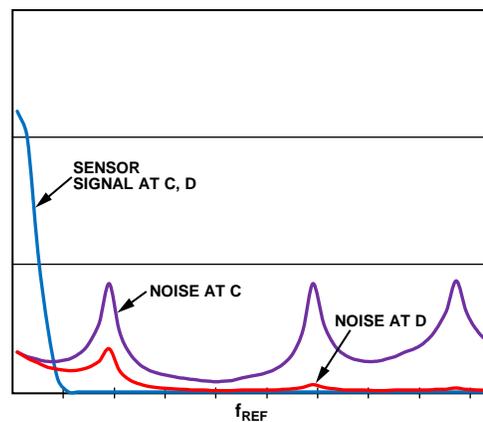


图18. 解调后的同步解调器输出频谱

相位灵敏度检测

同步解调使用相位灵敏度检测原理，将目标信号与干扰信号分离。图16中，混频器执行相位灵敏度检测。混频器输出端(C)的信号是参考信号与传感器输出端(B)滤波信号的乘积。如果参考信号是一个正弦波，则物理参数为常数，系统中不存在噪声。BPF输出端的信号是正弦波，表示为：

$$V_B \sin(\omega_{REF} t + \phi_B)$$

ADA2200

混频器输出(如果部署成乘法器)为:

$$\frac{1}{2}V_B V_{REF} \cos(\varphi_B - \varphi_{REF}) - \frac{1}{2}V_B V_{REF} \cos(2\omega_{REF}t + \varphi_B + \varphi_{REF})$$

该信号是一个直流信号, 以及一个两倍于参考频率的交流信号。如果LPF足以移除交流信号, 则LPF输出端(D)的信号为:

$$\frac{1}{2}V_B V_{REF} \cos(\varphi_B - \varphi_{REF})$$

LPF输出的直流信号与BPF输出端(B)的信号幅度以及相位成正比。保持输入幅度不变时, LPF输出使能, 并可用来测量相位。保持输入相位不变时, LPF可用来测量幅度。

注意, 参考信号无需采用纯正弦波。激励信号和解调信号必须只能共享一个公共频率和相位, 才能实现相位灵敏度检测。在某些应用中, 可以直接使用ADA2200 RCLK输出的方波。

在ADA2200内部, 并非通过将REFCLK信号与输入信号相乘实现解调, 而是通过在半采样输出周期内保持输出不变而实现的。此操作类似于输入信号的半波解调。有关使用此功能进行信号检测的更多信息, 请参见“应用信息”部分。

ADA2200架构

ADA2200的信号路由由高阻抗输入缓冲器后接一个固定低通滤波器(FIR抽取滤波器)、一个可编程IIR滤波器、混频器功能以及差分引脚驱动器组成。图19显示ADA2200的详细框图。信号处理模块全部采用电荷共享技术实现。

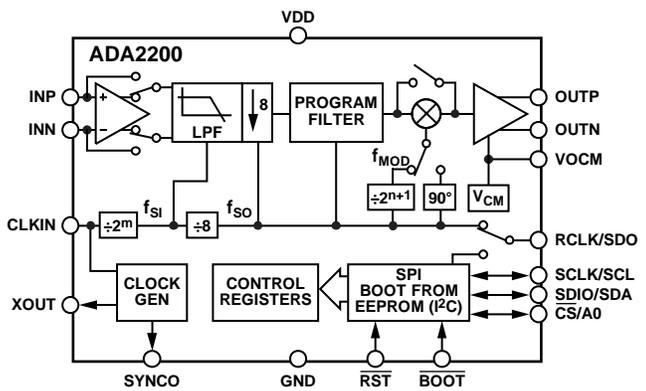


图19. ADA2200架构

抽取滤波器

时钟信号分频器(CLKIN之后)决定抽取滤波器的输入采样频率 f_{SI} 。抽取滤波器每八个输入样本产生一个滤波样本。图20显示抽取滤波器的宽带频率响应。由于滤波器操作的是采样数据, 滤波器的镜像频率是输入采样速率 f_{SI} 的倍数。抽取滤波器的阻带起始位置为输出数据速率 f_{SO} 的一半左右。由于镜像通带在 f_{SI} 周围, 因此通带内 f_{SI} 周围任何干扰信号都会混叠至直流, 并且无法将其从低频输入信号中区分开来。

若要保存ADA2200的全动态范围, 应使用输入抗混叠滤波器(如果频率高于 $7.5 f_{SI}$ 的噪声不低于目标频率噪声底)。对于抗混叠滤波器而言, 通常使用一阶低通滤波器就足够了。

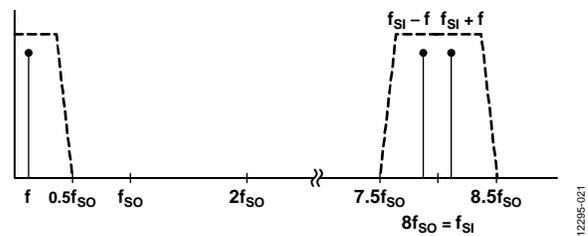


图20. 抽取滤波器频率响应

图21显示抽取传递函数一个更窄的带宽视图。抽取滤波器的阻带起始位置为输出采样速率的一半左右。抽取器低通滤波器的阻带抑制约为55 dB。抽取滤波器的通带扩展至输出采样速率的1/4, 或者抽取器输入采样速率的1/32。

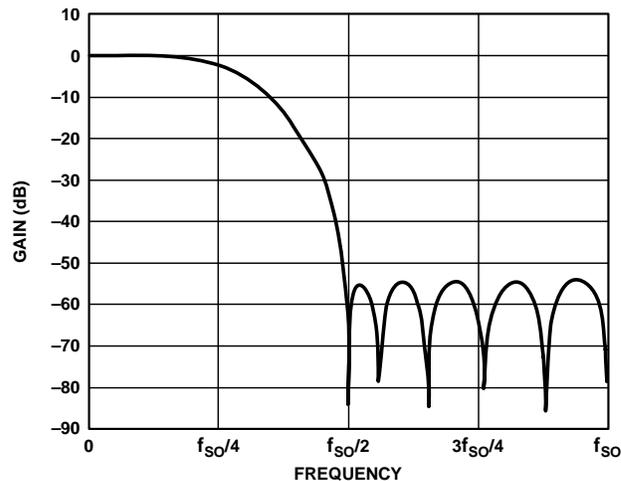


图21. 抽取滤波器传递函数, $f_{SI} = 800 \text{ kHz}$

IIR滤波器

IIR模块输出采样速率 f_{sO} 等于输入采样速率 f_{sI} 的1/8。默认情况下，IIR滤波器配置为带通滤波器，中心频率为 $f_{sO}/8$ ($f_{sI}/64$)。此频率对应默认混合频率，确保通带中心的输入信号向下混频至直流。

图22显示IIR滤波器的默认频率响应。

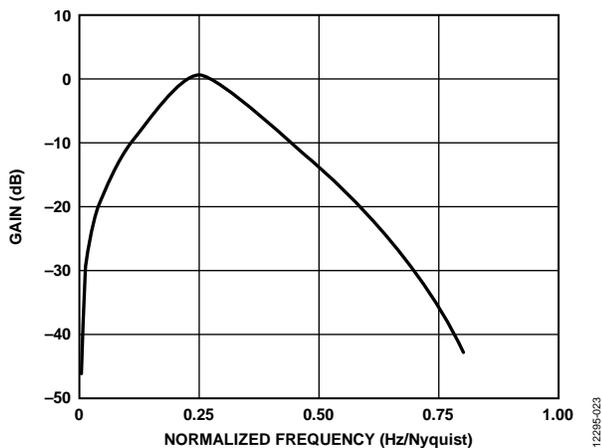


图22. 默认IIR滤波器频率响应($f_{sO}/8$ BPF)

如果需要，IIR可编程为不同的频率响应。寄存器0x0011至寄存器0x0027包含的系数值可编程设置滤波器响应。若要编程滤波器，应首先将需要的系数载入配置寄存器(寄存器0x0011至寄存器0x0027)。然后，可通过向寄存器0x0010写入0x03来加载系数。

加载表8中的系数，可将IIR滤波器配置为全通带工作模式。

表8. 全通滤波器的IIR系数

寄存器	数值
0x0011	0xC0
0x0012	0x0F
0x0013	0x1D
0x0014	0xD7
0x0015	0xC0
0x0016	0x0F
0x0017	0xC0
0x0018	0x0F
0x0019	0x1D
0x001A	0x97
0x001B	0x7E
0x001C	0x88
0x001D	0xC0
0x001E	0x0F
0x001F	0xC0
0x0020	0x0F
0x0021	0xC0
0x0022	0x0F
0x0023	0x00
0x0024	0x0E
0x0025	0x23
0x0026	0x02
0x0027	0x24

混频器

ADA2200通过半个RCLK周期内保持输出样本不变，执行混频功能。这与半波整流功能类似，不过输出不在半个输出周期内返回至零，而是保持上一个样本值。

默认配置下，每个RCLK周期有八个输出样本周期。当RCLK信号为高电平时，有四个更新输出样本。当RCLK为低电平时，第四个更新样本将在四个额外输出样本周期内保持不变。默认配置下的输出样本时序如表4所示。

RCLK分频器RCLK DIV [1:0]可设置为将 f_{sO} 进行4分频。选定此模式后，每个RCLK周期有四个输出样本周期。当RCLK信号为高电平时，输出两个样本。当RCLK为低电平时，第二个更新样本将在两个额外输出样本周期内保持不变。

混频器可旁路。旁路混频器后，输出将在每个输出样本周期内产生一个更新样本。

ADA2200

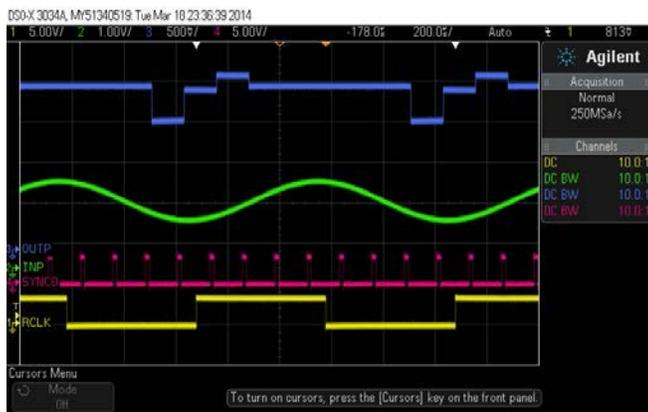
移相器

通过写入寄存器0x002A的PHASE90位，可相对于RCLK改变输出样本时序。选择替代时序选项后，两个输出样本在RCLK低电平时更新，另外两个在RCLK高电平时更新。在RCLK高电平时更新的第二个样本将额外保持四个输出样本周期。时序图如图5所示。

很多情况下，施加90°相移很有用。它能在一对ADA2200器件执行同相和正交解调。在控制系统中，90°相移还可用来选择合适的误差信号输出。



(A)



(B)

图23. 相对于RCLK的输出样本时序;
(A) PHASE90 = 0 (B) PHASE90 = 1

时钟选项

ADA2200提供多种时钟选项，便于系统集成。

时钟分频器

ADA2200集成一对片内时钟分频器，用来产生系统时钟。输入时钟分频器CLKIN DIV[2:0]通过对CLKIN信号进行分频处理，设置抽取器的输入采样速率(f_{SI})。CLKIN DIV[2:0]数值可设为1、16、64或256。

输出采样速率(f_{SO})始终等于抽取器输入采样速率的1/8。

RCLK分频器RCLK DIV[1:0]通过将 f_{SO} 进行4或8分频，设置混频器频率 f_M (同时也是RCLK的频率)。

同步脉冲输出

ADA2200产生输出脉冲(SYNCO)，可供微处理器或者直接供ADC使用，以执行一次ADA2200输出的模数转换。SYNCO信号确保在ADA2200输出采样窗口期间的最佳时刻进行ADC采样。

ADA2200的一个输出样本长度为8个 f_{SI} 时钟周期。SYNCO脉冲宽度为1个 f_{SI} 时钟周期。如图24所示，SYNCO脉冲可编程出现在16个不同时序偏置的某一处。时序失调间隔为 $\frac{1}{2} f_{SI}$ 时钟周期间隔，范围为整个输出采样窗口。

可反转SYNCO脉冲，或者禁用SYNCO输出。SYNCO时序生成操作的配置设置位于寄存器0x0029。

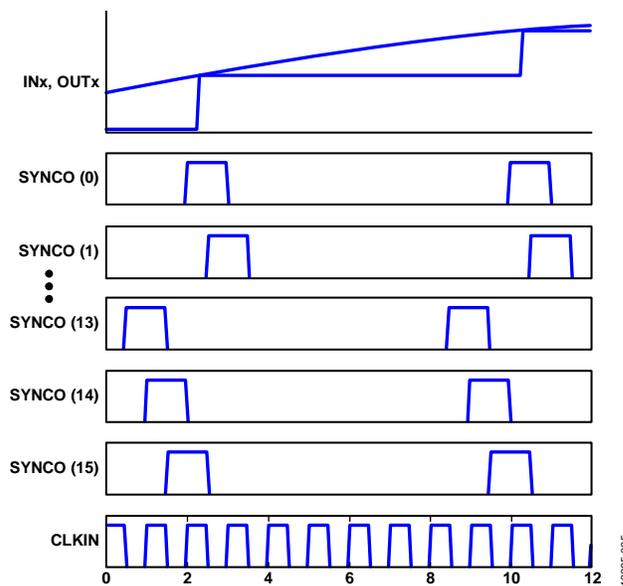


图24. 相对于OUTP/OUTN、INP/INN和CLKIN的SYNCO输出时序

输入和输出放大器

单端配置

如需单端输入配置，则输入信号必须在中间电源附近具有共模电压。将其他输入去耦至输入信号的共模电压。

注意，INP和INN输入之间的共模电平差异会导致器件内部产生失调电压。哪怕BPF移除失调，也应当最大程度降低失调，以避免降低器件内部的可用信号摆幅。

对于单端输出，可以使用OUTP或OUTN。保持不使用的输出悬空。

差配置

在差分模式下使用ADA2200可以利用器件的全部动态范围，提供最佳的噪声性能和共模抑制性能。

应用信息

ADA2200输出端上的信号取决于施加到其输入端的幅度以及相对相位。幅度或相位已知且不变的情况下，任何输出变化都可归因于调制参数。因此，当输入端的相对相位不变时，ADA2200执行幅度解调。幅度恒定时，ADA2200执行相位解调。

采样和解调过程会向输出信号引入额外的频率成分。若ADA2200的输出信号用于模拟域中，或者与ADA2200采样时钟异步的方式进行采样，则这些高频成分可通过在ADA2200后面接一个重构滤波器而移除。

如果ADA2200输出以与ADA2200输出采样速率异步的方式进行采样，则无需使用模拟重构滤波器，因为ADC自身便可抑制采样伪像。解调过程引入的频率伪像可通过数字滤波器移除。

幅度测量

如果ADA2200输入信号的相对相位保持不变，则输出幅度直接与输入信号幅度成正比。注意，信号增益与输入信号的相对相位成函数关系。图15显示周期平均输出和相对相位的关系。周期平均输出电压为：

$$V_{CYCLEMEAN} = \text{转换增益} \times V_{IN(RMS)} \times \sin(\theta_{REL} - \theta_{DEL}) = 1.05 \times V_{IN(RMS)} \times \sin(\theta_{REL} - \theta_{DEL})$$

因此，最高增益——进而最大信噪比测量便可在ADA2200采用 $\theta_{REL} = \theta_{DEL} + 90^\circ = 173^\circ$ 工作时实现。在此 θ_{REL} 数值下操作，则对相对相位的变化最不敏感。采用 $\theta_{REL} = \theta_{DEL} - 90^\circ = -7^\circ$ 进行操作可提供同样的增益和测量精度，但符号相反。

相位测量

如果ADA2200输入信号幅度保持不变，则输出幅度与输入信号的相对相位成函数关系。相对相位测量如下：

$$\theta_{REL} = \sin^{-1}(V_{CYCLEMEAN}/(\text{转换增益} \times V_{IN(RMS)})) + \theta_{DEL} = \sin^{-1}(V_{CYCLEMEAN}/(1.05 \times V_{IN(RMS)})) + \theta_{DEL}$$

注意，输出电压直接与输入信号幅度成比例。满量程输入信号提供最大的相位灵敏度($V/^\circ\theta_{REL}$)，进而提供最高的测量信噪比。

相位灵敏度还随相对相位而变。当 $\theta_{REL} = 83^\circ$ 时，灵敏度最大。因此，当输入信号的相对相位等于 $\pm 45^\circ$ 相位延迟时，具有最佳测量范围。该范围下的增益最高，因此测得的信噪比也最大。在此范围内操作，则相对相位的变化最不敏感。在相对相位等于 -135° 至 -225° 相位延迟的情况下操作，则可提供同样的增益和测量精度，但符号相反。

采用4V p-p差分输入操作，且相对相位等于相位延迟，则相位灵敏度为 $36.6 \text{ mV}/^\circ\theta_{REL}$ 。

幅度和相位测量

若幅度和输入信号的相对相位均为未知，则有必要获取信号的正交部分，确定其幅度、相对相位(或两者)。这两个信号分量称为信号的同相(I)和正交(Q)分量。

带有两个已知矩形分量的信号以矢量或向量表示，分别对应幅度和相位(见图25)。

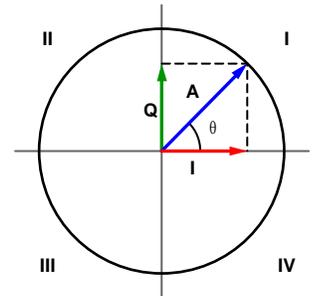


图25. 信号的矩形和极性表示

如果在测量持续期间信号幅度保持基本不变，则可以同时测量信号的I和Q分量，方法是在两个连续测量之间切换PHASE90位。若要测量I分量，可将PHASE90位设为0。若要测量Q分量，可将PHASE90位设为1。

获取I和Q分量后，便可分离幅度和相位变化的影响。然后，使用下式计算幅度和相对相位：

$$A = \sqrt{I^2 + Q^2}$$

$$\theta_{REL} = \cos^{-1}\left[\frac{Q}{A}\right] + \theta_{DEL}$$

或者：

$$\theta_{REL} = \sin^{-1}\left[\frac{I}{A}\right] + \theta_{DEL}$$

反正弦函数或反余弦函数可对信号相对相位与测量角度的关系进行线性化。由于反正弦和反余弦仅在两个象限内定义，因此必须考虑I和Q的符号，以便在整个360°范围内映射可能的相对相位值。不建议使用反正切函数，因为随着计算相位接近±90°，相位测量会对噪声极为敏感。

模拟输出系统

若ADA2200的输出信号用于模拟域中，或者以与ADA2200采样时钟异步的方式进行采样，则可能需要使用重构滤波器。

重构滤波器

模拟重构滤波器带宽决定模拟输出的解调带宽。在噪声和解调带宽之间存在直接取舍关系。因此，建议保证重构滤波器的截止频率尽可能低，同时最大程度减少目标解调信号的衰减。

与数模转换器(DAC)类似，ADA2200的输出是逐步连续输出。在数倍于 f_{SO} 的频率下，该波形包含所需信号的正镜像和负镜像。大部分情况下，镜像属于干扰噪声分量，必须衰减。

输出频谱中，最低频率镜像出现在 $f_{SO} - f_{IN}$ 频率处。 $\sin(x)/x$ 滚降可消除镜像幅度。为满足系统精度要求，可能需要额外进行低通滤波，以便移除输出采样镜像。

与ADC接口

建立时间考虑因素

如果ADC对ADA2200输出进行相干采样，则设计输出滤波器时需保证输出采样于ADC采样之前建立。输出滤波器无需移除ADA2200产生的采样镜像。ADC采样过程中便可抑制镜像。

时钟同步

SYNCO输出可以直接触发ADC的采样过程，另外微控制器也可使用SYNCO调节ADC的采样时间。调节SYNCO脉冲时序可最大化ADA2200输出建立于ADC采样以前的可用时间。

多通道ADC

在需要同步采样的多通道系统中，ADA2200可提供独立通道编程滤波和同步采样功能。

图26显示的是总吞吐速率为1 MHz的8通道系统。ADA2200以1 MSPS速率对每个通道进行采样，并以每通道125 kHz输出采样速率产生滤波样本。AD7091R-8是一款8通道、1 MHz ADC，集成多路复用输入，能以125 kHz在8个通道间循环，产生1 MHz总输出采样速率。

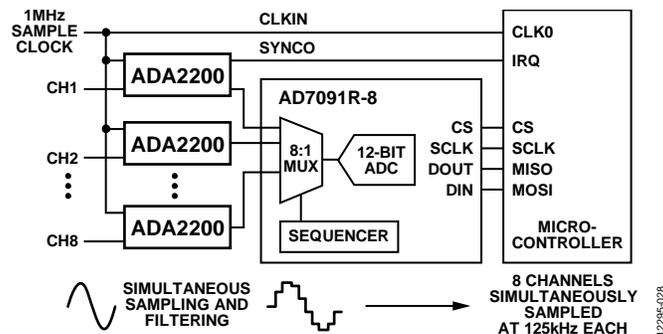


图26阿8通道同步采样应用中的ADA2200

锁相放大器应用

图27显示的是锁相放大器应用中的ADA2200。80 kHz主时钟信号设置抽取滤波器的输入采样速率 f_{SI} 。输出采样速率为10 kHz。默认配置下，RCLK产生的激励信号为1.25 kHz。它同时也是片内IIR滤波器的中心频率。

很多情况下，RCLK信号经过缓冲，以便向传感器提供方波激励信号。可能还需进一步信号调理，才能用它来向传感器提供正弦波激励信号。

低噪声仪表放大器可提供足够的增益来放大信号，以便ADA2200的输入信号噪声底高于ADA2200和参考ADA2200输入的ADC组合噪声底。

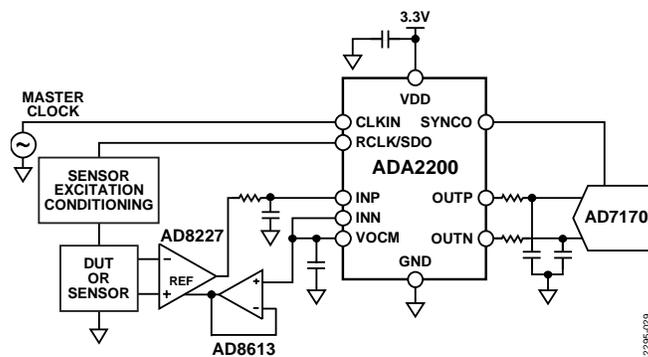


图27. 锁定放大器应用

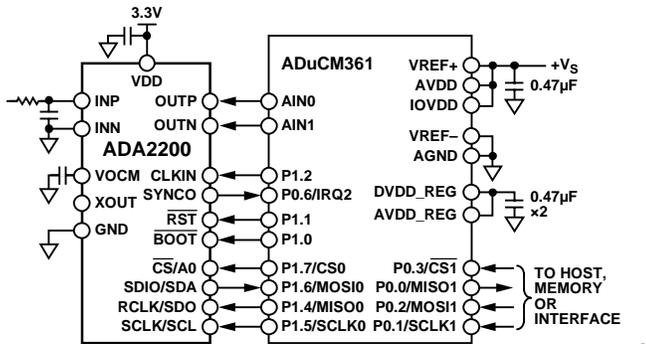
默认模式下，ADA2200在每个激励(RCLK)信号周期内产生八个输出样本。有四个独特的输出样本值。第四个样本值出现在五个连续输出采样周期的输出中。

ADA2200

实现最优测量精度、带宽和吞吐速率的输出样本数字化处理可以有多种方式。一种方法是对八个样本求和，并返回某个数值。移动平均滤波器可降低返回值的噪底。移动平均滤波器的长度由噪底和建立时间要求决定。

与微控制器接口

图28显示采用低功耗微控制器ADuCM361驱动的基本电路配置。该例中，ADA2200降低8倍ADC采样速率，并减少后续微处理器的信号处理要求。



NOTES
1. SOME PIN NAMES OF THE ADuCM361 HAVE BEEN SIMPLIFIED FOR CLARITY.

图28. 完全可编程配置：与低功耗微控制器接口

EEPROM引导配置

图29显示了一个带有EEPROM引导的ADA2200独立配置。CLKIN和XOUT之间的标准振荡器电路产生时钟信号。在上电复位(POR)期间保持BOOT低电平可迫使ADA2200从预编程EEPROM加载其配置。在器件未复位时拉低BOOT引脚也能从EEPROM进行引导。

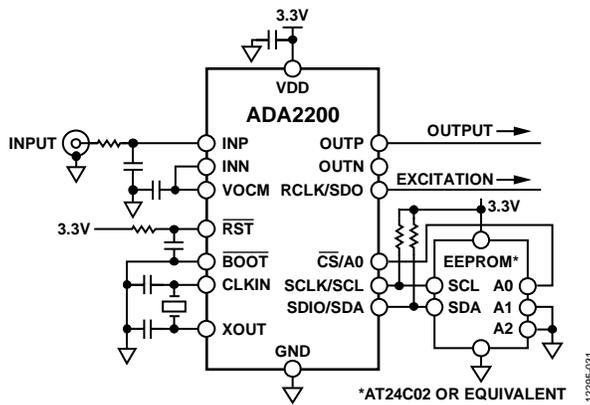


图29. 独立配置

功耗

ADA2200吸取的电流主要由两部分组成：放大器偏置电流和开关电容电流。放大器电流与时钟频率无关；开关电容电流直接与 f_{CLKIN} 成正比。

图30显示ADA2200在2.7 V和3.3 V电源电压下测得的典型吸电流，而输入时钟变化范围为1 kHz至1 MHz，CLKIN DIV [2:0] = 1。采用3.3 V电源时，吸电流可估算如下：

$$I_{DD} = 290 \times 0.2 \times f_{CLKIN} \mu A$$

其中， f_{CLKIN} 以kHz表示。

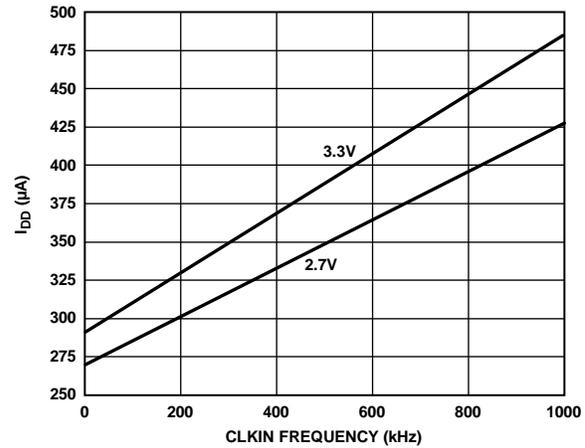


图30. 典型吸电流与CLKIN频率的关系 ($V_{DD} = 2.7 V$ 和 $3.3 V$)

器件配置

ADA2200集成多个寄存器，可编程定制器件的工作情况。有两种方法可以编程设置寄存器：器件可通过串行端口接口编程，或者使用I²C主机从串行EEPROM中读取配置。

串行端口操作

串行端口是一种灵活的同步串行通信端口，可以很方便地与多种工业标准微控制器和微处理器接口。该串行I/O兼容大多数同步传输格式，包括Motorola SPI和Intel® SSR协议。此接口可进行读/写操作，访问所有ADA2200配置寄存器。它支持单字节和多字节传输，以及MSB优先和LSB优先传输格式。该串行端口接口可以配置为单引脚I/O (SDIO)，或者配置为两个单向输入和输出引脚(SDIO和SDO)。

ADA2200的通信周期有两个阶段。第一阶段是指令周期(将指令字节写入器件)，与前16个SCLK上升沿重合。指令字节向串行端口控制器提供有关数据传输周期(即通信周期第二阶段)的信息，明确即将发生的数据传输是读操作还是写操作，以及数据传输中第一个字节的起始寄存器地址。各通信周期的前16个SCLK上升沿用于将指令字节写入器件。

当 $\overline{CS}/A0$ 引脚由逻辑高电平变为逻辑低电平时，串行端口时序复位到指令周期的初始状态。从此状态开始的16个SCLK上升沿代表当前I/O操作的指令位。

其余SCLK边沿用于通信周期的第二阶段。第二阶段是器件与系统控制器之间发生实际数据传输的阶段。通信周期第二阶段可以传输一个或多个数据字节。写入每个传输字节的最后一位后，寄存器立即改变。

数据格式

指令字节包含的信息如表9所示。

表9. 串行端口指令字节

MSB					LSB		
I15	I14	I13	I12	...	I2	I1	I0
R/ \overline{W}	A14	A13	A12	...	A2	A1	A0

读/写(指令字节位15)决定指令字节写周期结束后是进行读操作还是写操作。逻辑1表示读操作，而逻辑0表示写操作。

指令字节的A14至A0、位14至位0决定通信周期数据传输阶段要访问的寄存器。对于多字节传输，A14是起始字节地址。其余寄存器地址由器件根据LSB优先位(寄存器0x0000，位6)产生。

串行端口引脚功能描述

串行时钟(SCLK/SCL)

串行时钟引脚用于同步输入/输出器件的数据，并运行内部状态机。SCLK的最大频率为20 MHz。所有数据输入记录在SCLK信号的上升沿。所有数据都在SCLK信号的下降沿输出。

片选($\overline{CS}/A0$)

它是一个低电平有效输入，用于启动并选通一个通信周期。它支持多个器件使用相同的串行通信线路。当 $\overline{CS}/A0$ 引脚为高电平时，SDO和SDIO信号处于高阻抗状态。在整个通信周期中保持 $\overline{CS}/A0$ 引脚低电平。

串行数据I/O (SDIO/SDA)

向器件写入数据必须通过此引脚进行。不过，该引脚也能作为双向数据线使用。此引脚的配置由寄存器0x0000的位3和位4控制。默认为逻辑0，即将SDIO/SDA引脚配置为单向数据线。

串行数据输出(RCLK/SDO)

如果ADA2200配置为四线式SPI操作，则此引脚可用作串行数据输出引脚。如果器件配置为三线式SPI操作，则此引脚可用作参考时钟(RCLK)信号的输出。将RCLK选择位(寄存器0x002A，位3)设为高电平可激活RCLK信号。

串行端口选项

该串行端口支持MSB优先和LSB优先两种数据格式。此功能由LSB优先位控制(寄存器0x0000，位6)。默认是MSB优先(LSB优先 = 0)。

当LSB优先位 = 0(MSB优先)时，指令和数据位必须按照从MSB到LSB的顺序写入。采用MSB优先格式的多字节数据传输由一个包括高数据字节寄存器地址的指令字节开始。后续数据字节必须按照从高地址到低地址的顺序传输。在MSB优先模式下，多字节通信周期每传输一个数据字节，串行端口的内部字节地址产生器便递减1。

当LSB优先位 = 1时，指令和数据位必须按照从LSB到MSB的顺序写入。采用LSB优先格式的多字节数据传输由一个包括最低有效数据字节寄存器地址的指令字节开始。后续数据字节必须按照从低地址到高地址的顺序传输。在LSB优先模式下，多字节通信周期每传输一个数据字节，串行端口的内部字节地址产生器便递增1。

如果MSB优先模式有效，数据地址将在多字节寄存器访问的每个连续读取或写入操作时递减。如果LSB优先模式有效，数据地址将在多字节寄存器访问的每个连续读取或写入操作时递增。

ADA2200

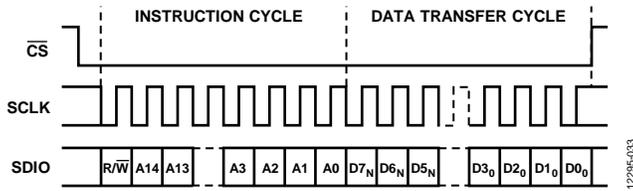


图31. 串行端口接口时序(MSB优先)

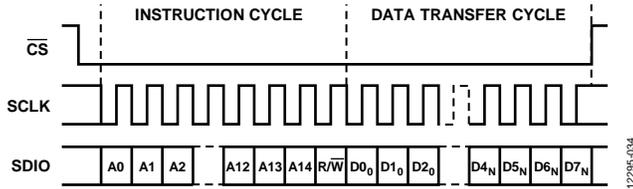


图32. 串行端口接口时序(LSB优先)

从EEPROM引导

器件可通过内部I²C主机从EEPROM加载内部寄存器，从而定制ADA2200的操作。若要使能此功能，用户必须控制RST引脚或BOOT引脚。无论何种情况，器件仅在完成复位且主时钟有效时，才会从EEPROM引脚。

使能存储器加载

可通过两种方式从EEPROM引导。

若要从BOOT引脚加载，器件必须已复位，并且拉低BOOT引脚至少两个主时钟周期。启动加载后，引导过程便与BOOT引脚状态无关。若要启动后续引导，必须拉高BOOT引脚，然后将其拉低并保持至少两个主时钟周期。

若要从RST引脚加载，则必须拉低BOOT引脚。RST引脚可连接高电平，从而使ADA2200在上电且完成内部POR周期后，从EEPROM加载。若要启动后续引导，可对ADA2200执行电源周期，或者拉低RST引脚，然后再次拉高。

ADA2200从EEPROM加载时，禁用SPI接口。

从存储器周期加载

ADA2200读取EEPROM的前28个字节。前27个字节表示需载入寄存器0x0011至寄存器0x0027的内容。字节28包含EEPROM中存储的校验和。

ADA2200计算回读的前27个字节校验和，然后将结果与EEPROM中的校验和进行比较。ADA2200计算的校验和可通过读取EEPROM校验和寄存器(寄存器0x002E)访问。如果ADA2200校验和匹配EEPROM中存储的校验和，则从EEPROM加载成功。从EEPROM加载成功或失败的状态记录在EEPROM状态寄存器中(寄存器0x002F)。

此外，EEPROM状态寄存器的LSB表示加载周期是否已完成。逻辑1表示成功完成加载周期。逻辑0表示加载周期中超时冲突的发生次数。若发生超时事件，或者成功从存储器周期加载，则ADA2200 I²C主机接口禁用，同时ADA2200 SPI接口重新使能，允许用户与器件之间进行通信。

加载周期在10,000个CLKIN(或根据CLKIN DIV[2:0]中的当前值进行分频的CLKIN，如果加载周期由BOOT引脚发起)时钟周期内完成。

双通道配置/双通道器件存储器加载

CS/A0引脚允许单个EEPROM器件支持单个ADA2200器件的双通道配置，或两个不同ADA2200器件的不同配置。为了确保可靠操作，应在引导前将CS/A0引脚设为所需状态，然后在整个引导持续期间保持该状态。

若要配置单个ADA2200器件，EEPROM必须具有能够支持至少32个字的字页面大小，每个字占8位。若要支持两个器件，或者单个器件的双通道配置，EEPROM必须提供至少两个字页面。ADA2200针对每个器件的配置数据必须在单个字页面内分配至EEPROM存储器。

使用带有EEPROM加载的SPI主机

从存储器周期加载需在ADA2200和EEPROM器件之间使用I²C通信总线；然而，完成存储器周期加载后，依然可通过SPI接口控制ADA2200。建议CS/A0引脚在存储器周期加载之后、第一个SPI读取或写入命令之前返回逻辑高电平。这样可以让用户确保在发出SPI读/写命令前，经过了一段适当的建立时间(见表2)。

器件配置寄存器映射和描述

表10. 器件配置寄存器映射¹

地址(十六进制)	寄存器名称	位7	位6	位5	位4	位3	位2	位1	位0	默认值 ²
0x0000	串行接口	复位	LSB优先	地址递增	SDO有效	SDO有效	地址递增	LSB优先	复位	0x00
0x0006	芯片类型	0	0	0	0	芯片版本[3:0]			0x00 (只读)	
0x0010	滤波器选通	0	0	0	0	0	0	加载系数[1:0]		0x00
0x0011至 0x0027	滤波器配置	系数[7:0]								见表11
0x0028	模拟引脚配置	X	X	X	X	X	X	INP增益	时钟源选择	0x00
0x0029	同步控制	X	X	SYNCO 输出使能	SYNCO 反转	SYNCO边沿选择[3:0]			0x2D	
0x002A	解调控制	X	PHASE90	X	混频器 使能	RCLK 选择	VOCM选择[2:0]		0x18	
0x002B	时钟配置	X	X	X	CLKIN DIV[2:0]		RCLK DIV[1:0]		0x02	
0x002C	数字引脚配置	X	X	X	X	X	X	X	RCLK/SDO 输出使能	0x01
0x002D	内核复位	X	X	X	X	X	X	X	内核复位	0x00
0x002E	校验和	校验和值[7:0]								N/A (只读)
0x002F	EEPROM状态	X	X	X	X	X	校验和失败	校验和 通过	完成从 EEPROM引导	N/A (只读)

¹ X表示无关。

² N/A表示不适用。

表11. 器件配置寄存器描述

名称	地址 (十六进制)	位	位名称	说明	默认值 ¹
串行接口	0x0000	7	复位	向此位写入1可复位器件。器件将一直处于复位模式，直到向此位写入0。所有配置寄存器返回默认值。	0
		6	LSB优先	串行端口通信是LSB优先还是MSB优先。 0 = MSB优先。 1 = LSB优先。	0
		5	地址递增	控制用于多字节寄存器访问的地址递增模式。 0 = 地址递减。 1 = 地址递增。	0
		4	SDO有效	四线式SPI选择。 0 = SDIO用作双向输入/输出。SDO信号禁用。 1 = SDIO仅用作输入。SDO信号有效。	0
		3	SDO有效	此位是寄存器0x0000位4的镜像。	0
		2	地址递增	此位是寄存器0x0000位5的镜像。	0
		1	LSB优先	此位是寄存器0x0000位6的镜像。	0
		0	复位	此位是寄存器0x0000位7的镜像。	0
芯片类型	0x0006	[3:0]	芯片版本[3:0]	芯片版本号。	0000

ADA2200

名称	地址 (十六进制)	位	位名称	说明	默认值 ¹
滤波器选通	0x0010	[7:0]	加载系数[1:0]	从0切换到1时，配置寄存器0x0011至寄存器0x0027中的滤波器系数载入IIR滤波器。	00
滤波器配置	0x0011	[7:0]	系数[7:0]	可编程滤波器系数。	0xC02 ²
	0x0012	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x0013	[7:0]	系数[7:0]	可编程滤波器系数。	0x1D ²
	0x0014	[7:0]	系数[7:0]	可编程滤波器系数。	0xD7 ²
	0x0015	[7:0]	系数[7:0]	可编程滤波器系数。	0xC0 ²
	0x0016	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x0017	[7:0]	系数[7:0]	可编程滤波器系数。	0xC0 ²
	0x0018	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x0019	[7:0]	系数[7:0]	可编程滤波器系数。	0x1D ²
	0x001A	[7:0]	系数[7:0]	可编程滤波器系数。	0x97 ²
	0x001B	[7:0]	系数[7:0]	可编程滤波器系数。	0x7E ²
	0x001C	[7:0]	系数[7:0]	可编程滤波器系数。	0x88 ²
	0x001D	[7:0]	系数[7:0]	可编程滤波器系数。	0xC0 ²
	0x001E	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x001F	[7:0]	系数[7:0]	可编程滤波器系数。	0xC0 ²
	0x0020	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x0021	[7:0]	系数[7:0]	可编程滤波器系数。	0xC0 ²
	0x0022	[7:0]	系数[7:0]	可编程滤波器系数。	0x0F ²
	0x0023	[7:0]	系数[7:0]	可编程滤波器系数。	0x00 ²
	0x0024	[7:0]	系数[7:0]	可编程滤波器系数。	0xE0 ²
0x0025	[7:0]	系数[7:0]	可编程滤波器系数。	0x23 ²	
0x0026	[7:0]	系数[7:0]	可编程滤波器系数。	0x02 ²	
0x0027	[7:0]	系数[7:0]	可编程滤波器系数。	0x24 ²	
模拟引脚配置	0x0028	1	INP增益	1 = 仅对INP输入信号采样。在信号路径上额外施加6 dB增益。	0
		0	时钟源选择	0 = 器件配置为如果晶振和谐振器放置在XOUT与CLKIN引脚之间则生成时钟。 1 = 器件配置为接受CLKIN引脚上的CMOS电平时钟。内部XOUT驱动器禁用。	0
同步控制	0x0029	5	SYNCO输出使能	1 = 使能SYNCO输出焊盘驱动器。	1
		4	SYNCO反转	1 = 反转SYNCO信号	0
		[3:0]	SYNCO边沿选择	这些位为相对于输出采样窗口的SYNCO脉冲选择16个不同边沿位置之一。详情参见图24。	1101
解调控制	0x002A	6	PHASE90	1 = 延迟RCLK输出与控制混合信号的选通之间的相位。详情参见图23。	0
		4	混频器使能	1 = RCLK有效时获取的最后一个样本将在RCLK无效期间保持。	1
		3	RCLK选择	0 = 将SDO信号通过引脚13发送到输出器件。 1 = 将RCLK信号通过引脚13发送到输出器件。	1
		[2:0]	VOCM选择	000 = 将VOCM引脚设为 $V_{DD}/2$ 。低功耗模式。 001 = 使用外部基准电压源驱动VOCM。 010 = 将VOCM引脚设为 $V_{DD}/2$ 。快速建立模式。 101 = 将VOCM引脚设为1.2 V。	000

名称	地址 (十六进制)	位	位名称	说明	默认值 ¹
时钟配置	0x002B	[4:2]	CLKIN DIV[2:0]	f_{CLKIN} 和 f_{SI} 之间的分频系数。 000 = 1分频。 001 = 16分频。 010 = 64分频。 100 = 256分频。	000
		[1:0]	RCLK DIV[1:0]	这些位设置 f_{SO} 和 f_M 之间的分频系数。 00 = 保留。 01 = RCLK频率为 $f_{SO}/4$ 。 10 = RCLK频率为 $f_{SO}/8$ 。 11 = 保留。	10
数字引脚配置	0x002C	0	RCLK/SDO输出使能	1 = RCLK/SDO输出焊盘驱动器使能。	1
内核复位	0x002D	0	内核复位	1 = 复位器件内核。保留SPI寄存器值。该操作不会发起EEPROM引导。 0 = 内核复位解除置位。	0
校验和	0x002E	[7:0]	校验和值[7:0]	这是ADA2200计算的8位校验和，针对从EEPROM中读取的数据执行。	N/A
EEPROM 状态	0x002F	2	校验和失败	1 = 计算校验和与EEPROM读取的校验和字节不匹配。	N/A
		1	校验和通过	1 = 计算校验和与EEPROM读取的校验和字节匹配。	N/A
		0	完成从EEPROM引导	1 = 完成从EEPROM引导。 0 = 从EEPROM引导超时。开始引导后等待10,000个时钟周期，以便检查引导是否完成。	N/A

¹ N/A表示不适用。

² 列出的滤波器系数是复位时滤波器编程设置的默认值。寄存器回读的数值为0x00。

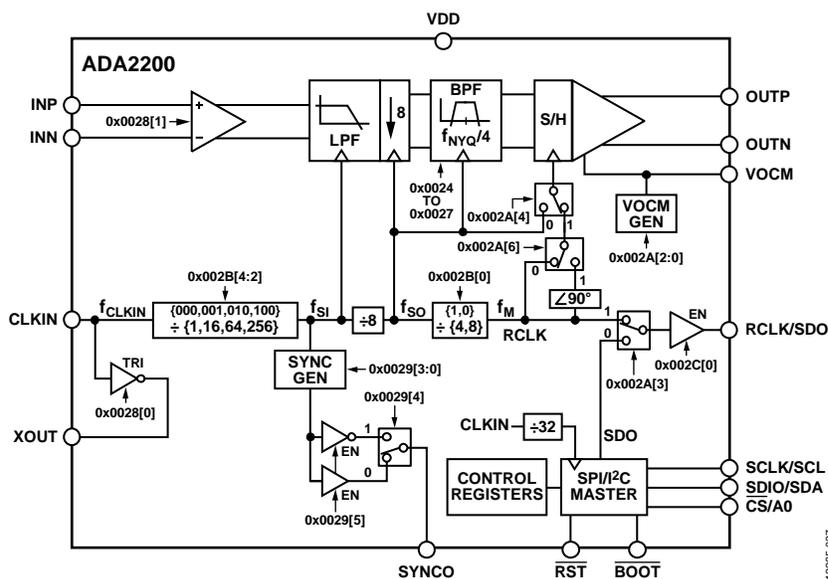


图33. 详细框图

ADA2200

外形尺寸

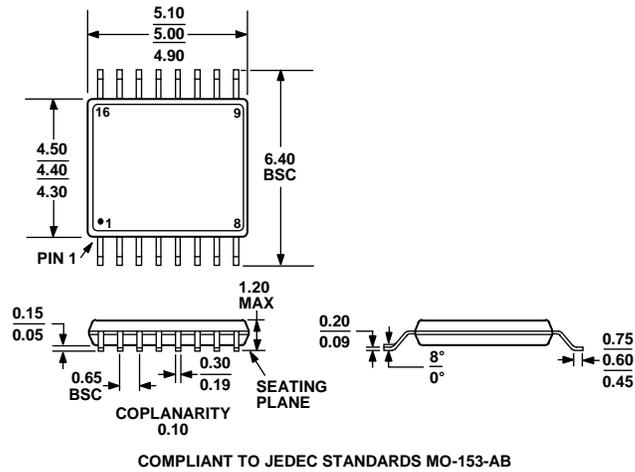


图34. 16引脚超薄紧缩小型封装[TSSOP]
(RU-16)

图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADA2200ARUZ	-40°C至+85°C	16引脚超薄紧缩小型封装[TSSOP]	RU-16
ADA2200ARUZ-REEL7	-40°C至+85°C	16引脚超薄紧缩小型封装[TSSOP]	RU-16
ADA2200-EVALZ		带EEPROM引导的评估板	
ADA2200SDP-EVALZ		带SDP-B接口选项的评估板	

¹ Z = 符合RoHS标准的器件。

I²C指最初由Philips Semiconductors(现为NXP Semiconductors)开发的一种通信协议。